

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4597153号  
(P4597153)

(45) 発行日 平成22年12月15日(2010.12.15)

(24) 登録日 平成22年10月1日(2010.10.1)

(51) Int. Cl.	F I		
<b>G06F 12/16</b>	<b>(2006.01)</b>	G06F 12/16	340M
<b>G06F 3/06</b>	<b>(2006.01)</b>	G06F 3/06	302A
<b>G06F 12/08</b>	<b>(2006.01)</b>	G06F 12/08	557
		G06F 12/08	553B
		G06F 12/08	541Z

請求項の数 20 (全 14 頁)

(21) 出願番号 特願2007-42015 (P2007-42015)  
 (22) 出願日 平成19年2月22日(2007.2.22)  
 (65) 公開番号 特開2007-226806 (P2007-226806A)  
 (43) 公開日 平成19年9月6日(2007.9.6)  
 審査請求日 平成19年2月22日(2007.2.22)  
 (31) 優先権主張番号 10-2006-0018286  
 (32) 優先日 平成18年2月24日(2006.2.24)  
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 390019839  
 三星電子株式会社  
 SAMSUNG ELECTRONICS  
 CO., LTD.  
 大韓民国京畿道水原市靈通区梅灘洞416  
 416, Maetan-dong, Yeongtong-gu, Suwon-si,  
 Gyeonggi-do 442-742  
 (KR)  
 (74) 代理人 100070150  
 弁理士 伊東 忠彦  
 (74) 代理人 100091214  
 弁理士 大貫 進介  
 (74) 代理人 100107766  
 弁理士 伊東 忠重

最終頁に続く

(54) 【発明の名称】 非揮発性メモリがキャッシュとして使用される保存装置、及びそのためのマッピング情報復旧方法

(57) 【特許請求の範囲】

【請求項1】

非揮発性メモリの連続した物理ブロックアドレスが順次に割り当てられる、非揮発性メモリがキャッシュとして使用される保存装置であって、

論理ブロックアドレスと物理ブロックアドレスとの対応関係を表す非揮発性メモリのマッピング情報、及び前記マッピング情報が保存された時点で割り当てられた第1物理ブロックアドレスを前記非揮発性メモリに保存するマッピング情報保存モジュールと、

前記第1物理ブロックアドレスから現在割り当てられた第2物理ブロックアドレスまでスキャンを行うスキャンモジュールと、

前記スキャン結果にしたがって前記第1物理ブロックアドレスと前記第2物理ブロックアドレスとの間の物理ブロックアドレスに関するマッピング情報を復旧するマッピング情報復旧モジュールと、を含むことを特徴とする保存装置。

【請求項2】

前記非揮発性メモリは、前記マッピング情報、及び前記第1物理ブロックアドレスが保存されるマッピング情報保存領域を含むことを特徴とする請求項1に記載の保存装置。

【請求項3】

前記マッピング情報保存モジュールは、前記第1物理ブロックアドレスの以後に所定の個数の物理ブロックアドレスが割り当てられる毎に前記マッピング情報を保存することを特徴とする請求項2に記載の保存装置。

【請求項4】

前記マッピング情報は、前記非揮発性メモリ全体のマッピング情報である第1マッピング情報と、

更新されたアドレスのマッピング情報である第2マッピング情報と、を含むことを特徴とする請求項2に記載の保存装置。

【請求項5】

前記第1マッピング情報は、論理ブロックアドレスフィールド、物理ブロックアドレスフィールド、及び所定のアドレスの更新可否を示す更新フィールドを含むことを特徴とする請求項4に記載の保存装置。

【請求項6】

前記マッピング情報保存モジュールは、前記第1マッピング情報を前記マッピング情報保存領域に保存し、

前記更新フィールドのフィールド値に基づいて前記第2マッピング情報を前記マッピング情報保存領域にさらに保存することを特徴とする請求項5に記載の保存装置。

【請求項7】

前記マッピング情報保存モジュールは、前記マッピング情報保存領域で保存空間がない場合、前記マッピング情報保存領域を削除してから前記第1マッピング情報を保存することを特徴とする請求項6に記載の保存装置。

【請求項8】

前記スキャンモジュールは、割り当てられた所定の物理ブロックアドレスの次に位置した物理ブロックアドレスに保存される検出データを通じて前記第2物理ブロックアドレスを判断し、

前記第1物理ブロックアドレスから前記判断された第2物理ブロックアドレスまでスキャンを行うことを特徴とする請求項1に記載の保存装置。

【請求項9】

前記マッピング情報復旧モジュールは、前記スキャンが行われた物理ブロックアドレス、及び前記スキャンが行われた物理ブロックアドレスに対応する論理ブロックアドレスを通じてマッピング情報を復旧することを特徴とする請求項8に記載の保存装置。

【請求項10】

所定の物理ブロックアドレスに対応する論理ブロックアドレスを該物理ブロックアドレスに保存するキャッシュ管理モジュールをさらに含むことを特徴とする請求項9に記載の保存装置。

【請求項11】

非揮発性メモリの連続した物理ブロックアドレスが順次に割り当てられる、非揮発性メモリがキャッシュとして使用される保存装置、におけるマッピング情報復旧方法であって

論理ブロックアドレスと物理ブロックアドレスとの対応関係を表す非揮発性メモリのマッピング情報、及び前記マッピング情報が保存された時点で割り当てられた第1物理ブロックアドレスを前記非揮発性メモリに保存する段階と、

前記第1物理ブロックアドレスから現在割り当てられた第2物理ブロックアドレスまでスキャンを行う段階と、

前記スキャン結果にしたがって前記第1物理ブロックアドレスと前記第2物理ブロックアドレスとの間の物理ブロックアドレスに関するマッピング情報を復旧する段階と、を含むことを特徴とするマッピング情報復旧方法。

【請求項12】

前記非揮発性メモリは、前記マッピング情報、及び前記第1物理ブロックアドレスが保存されるマッピング情報保存領域を含むことを特徴とする請求項11に記載のマッピング情報復旧方法。

【請求項13】

前記マッピング情報を保存する段階は、前記第1物理ブロックアドレスの以後に所定の個数の物理ブロックアドレスが割り当てられる毎に前記マッピング情報を保存する段階を

10

20

30

40

50

含むことを特徴とする請求項 1 2 に記載のマッピング情報復旧方法。

【請求項 1 4】

前記マッピング情報は、前記非揮発性メモリ全体のマッピング情報である第 1 マッピング情報と、

更新されたアドレスのマッピング情報である第 2 マッピング情報と、を含むことを特徴とする請求項 1 2 に記載のマッピング情報復旧方法。

【請求項 1 5】

前記第 1 マッピング情報は、論理ブロックアドレスフィールド、物理ブロックアドレスフィールド、及び所定のアドレスの更新可否を示す更新フィールドを含むことを特徴とする請求項 1 4 に記載のマッピング情報復旧方法。

10

【請求項 1 6】

前記マッピング情報を保存する段階は、前記第 1 マッピング情報を前記マッピング情報保存領域に保存する段階と、

前記更新フィールドのフィールド値に基づいて前記第 2 マッピング情報を前記マッピング情報保存領域にさらに保存する段階と、を含むことを特徴とする請求項 1 5 に記載のマッピング情報復旧方法。

【請求項 1 7】

前記マッピング情報を保存する段階は、前記マッピング情報保存領域に保存空間がない場合、前記マッピング情報保存領域を削除してから前記第 1 マッピング情報を保存する段階を含むことを特徴とする請求項 1 6 に記載のマッピング情報復旧方法。

20

【請求項 1 8】

前記スキャンを行う段階は、割り当てられた所定の物理ブロックアドレスの次に位置した物理ブロックアドレスに保存される検出データを通じて前記第 2 物理ブロックアドレスを判断する段階と、

前記第 1 物理ブロックアドレスから前記判断された第 2 物理ブロックアドレスまでスキャンを行う段階と、を含むことを特徴とする請求項 1 1 に記載のマッピング情報復旧方法。

【請求項 1 9】

前記マッピング情報を復旧する段階は、前記スキャンが行われた物理ブロックアドレス及び前記スキャンが行われた物理ブロックアドレスに対応する論理ブロックアドレスを通じてマッピング情報を復旧する段階を含むことを特徴とする請求項 1 8 に記載のマッピング情報復旧方法。

30

【請求項 2 0】

所定の物理ブロックアドレスに対応する論理ブロックアドレスを該物理ブロックアドレスに保存する段階をさらに含むことを特徴とする請求項 1 9 に記載のマッピング情報復旧方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、非揮発性メモリがキャッシュとして使用される保存装置、及びそのためのマッピング情報復旧方法に関するものであって、より詳しくはマッピング情報を安全に復旧することができる非揮発性メモリがキャッシュとして使用される保存装置、及びそのためのマッピング情報復旧方法に関する。

40

【背景技術】

【0002】

一般的に、家電機器、通信機器、セットトップボックスなどの内蔵型システム (Embedded System) では、データを保存して処理するための保存媒体として非揮発性メモリが多く使われている。

【0003】

非揮発性メモリのうち主に使われるフラッシュメモリは、電氣的にデータを消去したり

50

、再記録することができる非揮発性記憶素子であって、磁気ディスクメモリを基盤とする保存媒体に比べて電力消費が少ないながらもハードディスクのような速いアクセスタイム ( Access Time ) を有し、小サイズであるため携帯機器などに適合する。

【 0 0 0 4 】

最近には非揮発性メモリをハードディスクドライブなどの保存媒体に対するキャッシュとして使ってハードディスクドライブの電力消費を減少させ、非揮発性メモリがキャッシュとして使われるシステムの起動時間を減少させている。キャッシュとして使われる非揮発性メモリは、ホストがハードディスクドライブにデータを保存しようとするとき、まず非揮発性メモリにデータが保存され、非揮発性メモリにそれ以上の保存空間がないとき、データをハードディスクドライブに移動させるようになる。これにより、非揮発性メモリでデータを読み書きするときには、ハードディスクドライブの電源を遮断できるため電力消費を減少させることができるようになる。

10

【 0 0 0 5 】

このように非揮発性メモリをキャッシュとして使う保存装置は、ホストが論理ブロックアドレス ( Logical Block Address ) を通じて非揮発性メモリの物理ブロックアドレス ( Physical Block Address ) に接近できるように論理ブロックアドレスを物理ブロックアドレスに変換するマッピング情報が必要になる。

【 0 0 0 6 】

一般的にマッピング情報は、ハードディスクドライブ動作時には揮発性メモリに保存されるが、ハードディスクドライブの電源がオフになる場合には非揮発性メモリに保存されてからハードディスクドライブに再び電源が供給されるとき、揮発性メモリに再ロードされてホストがマッピング情報を通じて所定のデータに接近できるようにする。

20

【 0 0 0 7 】

このとき、非揮発性メモリがキャッシュとして使用される保存装置は、その特性上、予測できない突然の電源遮断が生じ得る。このような場合、揮発性メモリに保存されたマッピング情報が非揮発性メモリに保存できないためマッピング情報を復旧する過程が必要になる。

【 0 0 0 8 】

一般的にマッピング情報を復旧する方法としては、主に非揮発性メモリ全体をスキャンする方法、及び周期的にマッピング情報を非揮発性メモリに保存する方法などが用いられている。

30

【 0 0 0 9 】

まず、非揮発性メモリ全体をスキャンする方法は、図 1 のように非揮発性メモリ全体をスキャンして最後に割り当てられた物理ブロックアドレスの、その次の物理ブロックアドレスに保存される検出データを探すようになる。このとき、有効なデータ及び有効ではないデータを区分し、図 2 のようなマッピング情報を復旧するようになる。

【 0 0 1 0 】

このとき、非揮発性メモリ全体をスキャンする方法は、最悪の場合、検出データを探すための全体スキャン、及びマッピング情報復旧のための全体スキャンのように 2 回の全体スキャンを経るようになる。これにより、スキャンにかかる時間の増加により非揮発性メモリを使うシステム起動時にかかる時間が遅延されるという問題点がある。

40

【 0 0 1 1 】

一方、周期的にマッピング情報を非揮発性メモリに保存する方法は、前述のような非揮発性メモリの全体スキャンを避けるために周期的にマッピング情報を非揮発性メモリに保存するようになる。

【 0 0 1 2 】

したがって、非揮発性メモリがキャッシュとして使用される保存装置の、次の起動時には非揮発性メモリに保存されたマッピング情報を通じてホストが非揮発性メモリのデータに接近できるようになる。

50

## 【 0 0 1 3 】

しかし、周期的にマッピング情報を保存する方法は、不要にマッピング情報を非常に頻繁に保存するという問題点がある。言い換えれば、マッピング情報の保存は、非揮発性メモリがキャッシュとして使用される保存装置の電源がオフになるときにのみ使われるものではなく、動作中にも行われるため非揮発性メモリがキャッシュとして使用される保存装置の性能低下の主な原因として作用するという問題点がある。

## 【 0 0 1 4 】

特許文献 1 は、コンピュータの起動時やリセット時にユーザが意図的にキャッシュ記憶装置にデータを満たすようにして、最初のラインフェッチ (Line Fetch) 時間を減少させることができるキャッシュ記憶装置を開示しているが、これはコンピュータの起動時やリセット時にキャッシュ記憶装置において主記憶装置からデータをラインフェッチにより持ってくる時、時間がかかりすぎ、ラインフェッチする開始アドレスが任意であるため最悪の場合、ラインフェッチを複数回行わなければならないという問題点を解決するためのものであって、予想できない突然の電源遮断時に速かにマッピング情報を復旧し、マッピング情報復旧のために必要な保存空間を最小化できる方案は提案されていない。

10

【特許文献 1】韓国公開特許第 1 9 9 8 - 0 0 6 3 0 1 8 号公報

## 【 発明の開示 】

## 【 発明が解決しようとする課題 】

## 【 0 0 1 5 】

本発明は、予想できない突然の電源遮断時にマッピング情報復旧のために保存するマッピング情報を最小化し、速やかなマッピング情報復旧を可能にする非揮発性メモリがキャッシュとして使用される保存装置、及びそのためのマッピング情報復旧方法を提供するのにその目的がある。

20

## 【 0 0 1 6 】

本発明は、前述の目的に制限されず、言及されていないさらなる目的は、下記記載により当業者に明確に理解できる。

## 【 課題を解決するための手段 】

## 【 0 0 1 7 】

前記目的を果たすために、本発明の実施例による非揮発性メモリがキャッシュとして使用される保存装置は、非揮発性メモリのマッピング情報、及び前記マッピング情報が保存された時点で割り当てられた第 1 物理ブロックアドレスを前記非揮発性メモリに保存するマッピング情報保存モジュール、前記第 1 物理ブロックアドレスから現在割り当てられた第 2 物理ブロックアドレスまでスキャンを行うスキャンモジュール、及び前記スキャン結果にしたがって前記第 1 物理ブロックアドレス及び前記第 2 物理ブロックアドレス間のマッピング情報を復旧するマッピング情報復旧モジュールを含む。

30

## 【 0 0 1 8 】

また、前記の目的を果たすために、本発明の実施例による非揮発性メモリがキャッシュとして使用される保存装置のためのマッピング情報復旧方法は、非揮発性メモリのマッピング情報、及び前記マッピング情報が保存された時点で割り当てられた第 1 物理ブロックアドレスを前記非揮発性メモリに保存する段階と、前記第 1 物理ブロックアドレスから現在割り当てられた第 2 物理ブロックアドレスまでスキャンを行う段階と、前記スキャン結果にしたがって前記第 1 物理ブロックアドレス及び前記第 2 物理ブロックアドレス間のマッピング情報を復旧する段階と、を含む。

40

## 【 0 0 1 9 】

その他実施例の具体的な事項は、詳細な説明及び図面に含まれている。

## 【 発明の効果 】

## 【 0 0 2 0 】

前記のような本発明の非揮発性メモリがキャッシュとして使用される保存装置、及びそのためのマッピング情報復旧方法によれば、マッピング情報を保存する回数を減少させて

50

、非揮発性メモリをキャッシュとして使う保存装置の寿命短縮及び性能低下を防止し、予測できない突然の電源遮断後、再び電源が供給されたとき、速やかなマッピング情報の復旧が可能であるという効果がある。

【発明を実施するための最良の形態】

【0021】

本発明の利点及び特徴、そして、それらを果たす方法は、添付される図面とともに詳しく後述されている実施例を参照すれば明確になる。しかし、本発明は以下に開示される実施例に限定されるものではなく、相異なる多様な形態で具現でき、単に本実施例は本発明の開示を完全にし、本発明の属する技術分野における通常の知識を有する者に発明の範疇を完全に知らせるために提供されるものであり、本発明は請求項の範疇により定義される

10

【0022】

以下、本発明の実施例によって非揮発性メモリがキャッシュとして使用される保存装置、及びそのためのマッピング情報復旧方法を説明するためのブロック図または処理フローチャートに関する図面を参照して本発明を説明する。このとき、処理フローチャート図面の各ブロックとフローチャート図面の組み合わせは、コンピュータプログラムインストラクションにより行われることが理解できる。これらコンピュータプログラムインストラクションは、汎用コンピュータ、特需用コンピュータまたはその他プログラム可能なデータプロセッシング装備のプロセッサに搭載できるので、コンピュータまたはその他プログラム可能なデータプロセッシング装備のプロセッサを通じて行われるそのインストラクションがフ

ローチャートブロック(ら)で説明された機能を行う手段を生成するようになる。これらコンピュータプログラムインストラクションは、特定の方式で機能を具現するために、コンピュータまたはその他プログラム可能なデータプロセッシング装備を指向することができるコンピュータ利用可能またはコンピュータ読み取り可能メモリに保存されることも可能であるので、そのコンピュータ利用可能またはコンピュータ読み取り可能メモリに保存されたインストラクションは、フローチャートブロック(ら)で説明された機能を行うインストラクション手段を含む製造品目を生産することも可能である。コンピュータプログラムインストラクションは、コンピュータまたはその他プログラム可能なデータプロセッシング装備上に搭載されることも可能であるので、コンピュータまたはその他プログラム可能なデータプロセッシング装備上で一連の動作段階が行われてコンピュータで実行されるプロ

セスを生成して、コンピュータまたはその他プログラム可能なデータプロセッシング装備を行うインストラクションは、フローチャートブロック(ら)で説明された機能を実行するための段階を提供することも可能である。

20

30

【0023】

また、各ブロックは、特定された論理的機能(ら)を実行するための1つ以上の実行可能なインストラクションを含むモジュール、セグメントまたはコードの一部を表すことができる。また、数個の取り替え実行例では、ブロックで言及された機能が順序を脱して生じ得ることも注目しなければならない。例えば、続いて示されている2つのブロックは、実際実質的に同時に行われることも可能であり、またはそのブロックが時々該当する機能にしたがって逆順に行われることも可能である。

40

【0024】

図3は、本発明の実施例による非揮発性メモリがキャッシュとして使用される保存装置が示された図面である。

【0025】

図示のように、本発明の実施例による非揮発性メモリがキャッシュとして使用される保存装置100は、非揮発性メモリ110、マッピング情報保存モジュール120、スキャンモジュール130、マッピング情報復旧モジュール140、及びキャッシュ管理モジュール150を含むことができる。

【0026】

一方、図3には示されていないが、本発明の非揮発性メモリがキャッシュとして使用さ

50

れる保存装置100は、ハードディスクドライブなどのような大容量保存媒体を含むことができ、非揮発性メモリ110は、大容量保存媒体のキャッシュとして使われる。したがって、ホストが大容量保存媒体に所定のデータを書き込もうとする場合、データはまず非揮発性メモリ110に保存され、非揮発性メモリ110にそれ以上保存空間がない場合、大容量保存媒体にデータが移動できる。

【0027】

このような非揮発性メモリ110は、図4のように、ホストが論理ブロックアドレスを通じて非揮発性メモリ110に保存されたデータに接近できるように論理ブロックアドレスを物理ブロックアドレスに変換してくれるマッピング情報が保存されるマッピング情報保存領域111、及びデータが保存されるデータ保存領域112を含むことができる。

10

【0028】

このとき、マッピング情報は、本発明の非揮発性メモリがキャッシュとして使用される保存装置100が動作中であるときは揮発性メモリに保存され、電源オフ時には非揮発性メモリ110に保存されて、本発明の非揮発性メモリがキャッシュとして使用される保存装置100に再び電源が供給されると、非揮発性メモリ110に保存されたマッピング情報が揮発性メモリに再保存され、このマッピング情報に基づいて非揮発性メモリ110のデータ保存領域112に保存されたデータに接近可能になる。

【0029】

マッピング情報保存モジュール120は、マッピング情報を所定の間隔に非揮発性メモリ110のマッピング情報保存領域111に保存し、マッピング情報が保存される時点で最後に割り当てられた物理ブロックアドレス(以下、第1物理ブロックアドレスという)をマッピング情報とともに保存することができる。これは、非揮発性メモリを使うシステムの特性上、予測できない突然の電源遮断が生じる場合、マッピング情報を復旧する過程が要求され、後述するマッピング情報復旧モジュール140は、マッピング情報保存モジュール120により非揮発性メモリ110のマッピング情報保存領域111に保存されたマッピング情報、及び第1物理ブロックアドレスを通じてマッピング情報の復旧を行うことができる。

20

【0030】

図5は、本発明の実施例によるマッピング情報の構造が示された図面である。

【0031】

図示のように、本発明の実施例によるマッピング情報は、論理ブロックアドレスフィールド210、物理ブロックアドレスフィールド220、及び更新フィールド230を含むことができる。論理ブロックアドレスフィールド210、及び物理ブロックアドレスフィールド220は、所定の論理ブロックアドレスに対応する物理ブロックアドレスを示し、更新フィールド230は、所定の論理ブロックアドレスまたは物理ブロックアドレスに対応する物理ブロックアドレスまたは論理ブロックアドレスの更新可否を示す。

30

【0032】

したがって、マッピング情報保存モジュール120は、初期には非揮発性メモリ110全体に対するマッピング情報を保存するが、その以後からは更新フィールド230に基づいて更新されたマッピング情報のみを非揮発性メモリ110のマッピング情報保存領域111に保存することができる。以下、本発明の実施例で非揮発性メモリ110全体に対するマッピング情報を第1マッピング情報と称し、更新されたマッピング情報を第2マッピング情報と称する。このとき、前述した図5のマッピング情報は第1マッピング情報として理解できる。

40

【0033】

一方、マッピング情報保存モジュール120は、所定の個数の物理ブロックアドレスが割り当てられる毎にマッピング情報を保存ことができ、マッピング情報保存領域111にそれ以上マッピング情報を保存する空間が残っていない場合にはマッピング情報保存領域111を削除してから第1マッピング情報を保存した後、第2マッピング情報を保存する過程を繰り返して行うことができる。また、第2マッピング情報を保存した後は、前

50

述した図5の更新フィールド230を初期化するようになる。

【0034】

このとき、マッピング情報保存モジュール120が所定の個数の物理ブロックアドレスが割り当てられる毎にマッピング情報を保存するのは、頻繁にマッピング情報を保存する場合にはそのデータ量が大きくなりすぎるため、本発明の非揮発性メモリがキャッシュとして使用される保存装置100の起動時に許容可能な起動遅延時間内で後述するスキャンモジュール130がスキャンすることが可能な個数の物理ブロックアドレスごとにマッピング情報を保存することができる。これはスキャンモジュール130が物理ブロックアドレスをスキャンする時間がマッピング情報を復旧するのにかかる時間として理解できるためである。

10

【0035】

スキャンモジュール130は、本発明の非揮発性メモリがキャッシュとして使用される保存装置100で予測できない突然の電源遮断が生じた場合、マッピング情報保存モジュール120により非揮発性メモリ110のマッピング情報保存領域111に保存された第1物理ブロックアドレスから電源遮断が生じた時点で割り当てられた物理ブロックアドレス(以下、第2物理ブロックアドレスという)までのスキャンを行って第1物理ブロックアドレス、及び第2物理ブロックアドレスの間に位置した物理ブロックアドレスに対応する論理ブロックアドレスをスキャンするようになる。このとき、所定の物理ブロックアドレスが割り当てられた場合、その次に位置する物理ブロックアドレスにこれを検出するための検出データが保存されるため、スキャンモジュール130は本発明の非揮発性メモリがキャッシュとして使用される保存装置100の電源遮断が生じた時点における第2物理ブロックアドレスを判断することができる。

20

【0036】

また、スキャンモジュール130は、所定の物理ブロックアドレスが割り当てられるとき、当該物理ブロックアドレスの所定の領域(例えば、スペア(Spare)領域)にマッピングされた論理ブロックアドレスを保存するため、所定の物理ブロックアドレスにマッピングされた論理ブロックアドレスをスキャンすることができる。

【0037】

このとき、スキャンモジュール130がスキャンする第1物理ブロックアドレス、及び第2物理ブロックアドレスの間の物理ブロックアドレスの個数は、前述したマッピング情報保存モジュール120がマッピング情報を保存する間隔である、第1物理ブロックアドレスの以後に割り当てられた物理ブロックアドレスの個数として理解できる。例えば、マッピング情報保存モジュール120が、N個の物理ブロックアドレスが割り当てられる毎にマッピング情報を保存する場合、スキャンモジュール130がスキャンする最大物理ブロックアドレスはN個になり得る。このとき、N個の物理ブロックアドレスが割り当てられる前に本発明の非揮発性メモリがキャッシュとして使用される保存装置100の電源遮断が生じた場合、スキャンする物理ブロックアドレスの個数はN個より少ないことがある。

30

【0038】

マッピング情報復旧モジュール140は、スキャンモジュール130によりスキャンされた結果を通じて、第1物理ブロックアドレスが保存された時点から本発明の非揮発性メモリがキャッシュとして使用される保存装置100の電源遮断が生じた時点の第2物理ブロックアドレスまでのマッピング情報を復旧することができる。

40

【0039】

具体的に、マッピング情報復旧モジュール140は、スキャンモジュール130のスキャン結果、第1物理ブロックアドレス、及び第2物理ブロックアドレスの間に割り当てられた物理ブロックアドレスと、それによる論理ブロックアドレスを通じて本発明の非揮発性メモリがキャッシュとして使用される保存装置100の電源遮断が生じた後、再び電源が供給されたとき、マッピング情報を復旧することができる。

【0040】

50



このとき、マッピング情報復旧モジュール140は、第1物理ブロックアドレスから第2物理ブロックアドレスまでのマッピング情報だけを復旧すればよいので、既存の最後に割り当てられた物理ブロックアドレスを判断し、判断された物理ブロックアドレスから全体物理ブロックアドレスをスキャンしてマッピング情報を復旧する場合に比べて短時間内にマッピング情報を復旧できるようになる。

【0041】

キャッシュ管理モジュール150は、揮発性メモリに保存されたデータを非揮発性メモリ110のデータ保存領域112に保存する役目を行うことができる。また、キャッシュ管理モジュール150は、非揮発性メモリ110の所定の物理ブロックアドレスにデータを保存する場合、それに対応する論理ブロックアドレスを該当する物理ブロックアドレス

10

【0042】

図6は、本発明の実施例によるマッピング情報保存方法が示された図面である。このとき、図6のマッピング情報保存方法は、マッピング情報保存モジュール120が非揮発性メモリ110のマッピング情報保存領域111に非揮発性メモリ110全体マッピング情報である第1マッピング情報を保存した場合を例として説明する。また、第1マッピング情報とともに第1マッピング情報が保存された時点における第1物理ブロックアドレスも

20

【0043】

図示のように、本発明の実施例によるマッピング情報保存方法は、まずマッピング情報保存モジュール120が現時点で第1物理ブロックアドレスの以後に所定の個数の物理ブロックアドレスが割り当てられたかを判断する(S110)。このとき、マッピング情報保存モジュール120が判断する割り当てられた物理ブロックアドレスの個数はN個である場合を例として説明する。このとき、第1物理ブロックアドレスから割り当てられたN個の物理ブロックアドレスは、スキャンモジュール130がスキャンする物理ブロックアドレスの個数であり、これは本発明の非揮発性メモリがキャッシュとして使われる装置100起動時、遅延可能な時間内でスキャンできる最大個数の物理ブロック個数として理解できる。

30

【0044】

判断結果、第1物理ブロックアドレスから割り当てられた物理ブロックアドレスの個数がN個以上である場合(S120)、マッピング情報保存モジュール120は、非揮発性メモリ110のマッピング情報保存領域111に保存空間が残っているか否かを判断する(S130)。

【0045】

マッピング情報保存領域111に保存空間がある場合、マッピング情報保存モジュール120は、第1マッピング情報の更新フィールド230に基づいて更新されたマッピング情報である第2マッピング情報をマッピング情報保存領域111に保存する(S140)

40

【0046】

以後、マッピング情報保存モジュール120は、第2マッピング情報が保存された時点で最後に割り当てられた物理ブロックアドレスを第1物理ブロックアドレスに変更し(S150)、変更された第1物理ブロックアドレスをマッピング情報保存領域111に保存するようになる(S160)。

【0047】

たとえば、前述したS130段階でマッピング情報保存領域111に保存空間が残っていない場合、マッピング情報保存モジュール120はマッピング情報保存領域111を削除し(S170)、非揮発性メモリ110の全体マッピング情報である第1マッピング情報をマッピング情報保存領域111に保存するようになる(S180)。このとき、S170段階で

50

保存される第1マッピング情報は、更新が全部適用されたマッピング情報として理解できる。

【0048】

以後、前述したS150及びS160段階のように、現時点で最後に割り当てられた物理ブロックアドレスを第1物理ブロックアドレスに変更し、変更された第1物理ブロックアドレスをマッピング情報保存領域111に保存するようになる。

【0049】

言い換えれば、本発明の実施例によるマッピング情報保存モジュール120は、図7のように、第1マッピング情報が保存された時点で最後に割り当てられた第1物理ブロックアドレスからN個の物理ブロックアドレスが割り当てられた場合、マッピング情報保存モジュール120は、更新された第2マッピング情報をマッピング情報保存領域111に、現時点で割り当てられた物理ブロックアドレスを第1物理ブロックアドレスに変更して保存することができる。

10

【0050】

図8は、本発明の実施例によるマッピング情報復旧方法が示された図面である。図示のように、本発明の実施例によるマッピング情報復旧方法は、まずマッピング情報復旧モジュール140がマッピング情報保存領域111からマッピング情報、及び第1物理ブロックアドレスを判断する(S210)。このとき、判断されるマッピング情報は、第1マッピング情報、及び第2マッピング情報のうち少なくとも1つを含むことができる。

【0051】

マッピング情報復旧モジュール140は所定の変数*i*を設定し、設定された変数*i*に1を入力する(S220)。以後、マッピング情報復旧モジュール140は、抽出された第1物理ブロックアドレス+*i*に該当する物理ブロックアドレスをスキャンモジュール130を通じてスキャンし(S230)、スキャン結果、当該物理ブロックアドレスに検出データが保存されたかを判断する(S240)。

20

【0052】

判断結果、当該物理ブロックアドレスに検出データが保存されていない場合、マッピング情報復旧モジュール140はマッピング情報を更新して(S250)、変数*i*に1を足すようになる(S260)。

【0053】

以後、マッピング情報復旧モジュール140は第1物理ブロックアドレスから*i*を1ずつ増加させながら検出データが存在する第2物理ブロックアドレスが出されるまでマッピング情報を更新する過程(S230ないしS260)を繰り返して行うことができる。

30

【0054】

言い換えれば、本発明の実施例によるマッピング情報復旧モジュール140は、図9のように、非揮発性メモリ110のマッピング情報保存領域111から判断された第1物理ブロックアドレスから順次にスキャンモジュール130によりスキャンされた結果を通じてマッピング情報を更新することができ、検出データが保存された物理ブロックアドレスを判断して、その以前物理ブロックアドレスである第2物理ブロックアドレスまでのマッピング情報を更新してマッピング情報を復旧することができる。このとき、マッピング情報復旧モジュール140は、物理ブロックアドレスのスキャン時、判断される物理ブロックアドレス、及びそれに対応する論理ブロックアドレスを通じてマッピング情報を復旧することができる。

40

【0055】

本発明の実施例で使われる用語のうち「モジュール」は、ソフトウェアまたはField Programmable Gate Array (FPGA) または注文型半導体 (Application Specific Integrated Circuit, ASIC) のようなハードウェア構成要素を意味し、モジュールはいずれかの役目を行う。しかし、モジュールはソフトウェアまたはハードウェアに限定される意味ではない。モジュールは、アドレッシングできる保存媒体にあるように構成でき、もしくは1つまたはそれ以

50

上のプロセッサを実行させるようにも構成できる。したがって、一例としてモジュールは、ソフトウェア構成要素、オブジェクト指向ソフトウェア構成要素、クラス構成要素及びタスク構成要素のような構成要素と、プロセス、関数、属性、プロシージャ、サブルーチン、プログラムコードのセグメント、ドライバ、ファームウェア、マイクロコード、回路、データ、データベース、データ構造、テーブル、アレイ、及び変数を含む。構成要素等とモジュールで提供される機能はさらに小さい数の構成要素及びモジュールで結合されたり、追加的な構成要素とモジュールにさらに分離できる。

【 0 0 5 6 】

以上のように、本発明による非揮発性メモリがキャッシュとして使用される保存装置、及びそのためのマッピング情報復旧方法を例示した図面を参照して説明したが、本明細書に開示された実施例と図面により本発明は限定されず、その発明の技術思想の範囲内で当業者により多様な変形が行われることは言うまでもない。

10

【図面の簡単な説明】

【 0 0 5 7 】

【図 1】従来の技術による非揮発性メモリの全体スキャンを通じるマッピング情報復旧方法が示された図である。

【図 2】図 1 のマッピング情報復旧方法によって復旧されたマッピング情報が示された図である。

【図 3】本発明の実施例による非揮発性メモリがキャッシュとして使用される保存装置が示された図である。

20

【図 4】本発明の実施例による非揮発性メモリが示された図である。

【図 5】本発明の実施例によるマッピング情報が示された図である。

【図 6】本発明の実施例によるマッピング情報を保存する方法が示された図である。

【図 7】本発明の実施例によるマッピング情報を保存する間隔が示された図である。

【図 8】本発明の実施例によるマッピング情報を復旧する方法が示された図である。

【図 9】本発明の実施例によるマッピング情報を復旧する区間が示された図である。

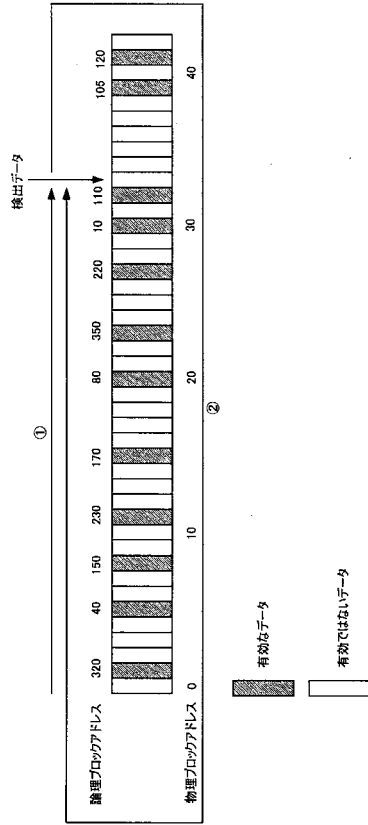
【符号の説明】

【 0 0 5 8 】

- 1 1 0 非揮発性メモリ
- 1 2 0 マッピング情報保存モジュール
- 1 3 0 スキャンモジュール
- 1 4 0 マッピング情報復旧モジュール
- 1 5 0 キャッシュ管理モジュール

30

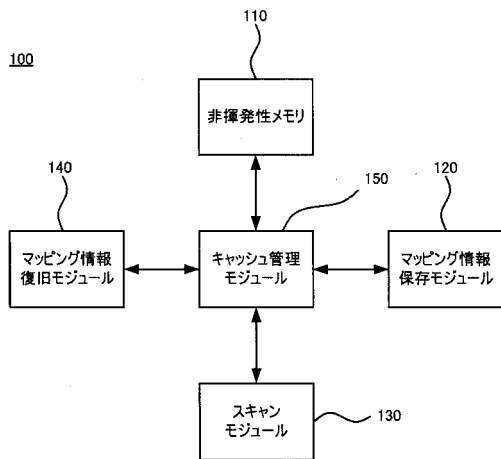
【図1】



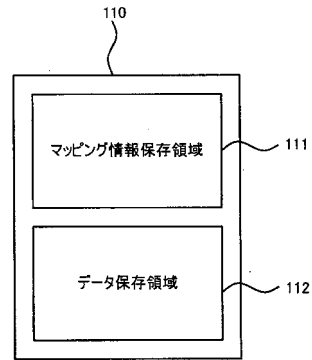
【図2】

論理ブロック アドレス	10	40	80	105	110	120	150	170	220	230	320	350
物理ブロック アドレス	30	5	20	39	32	41	8	15	27	11	1	23

【図3】



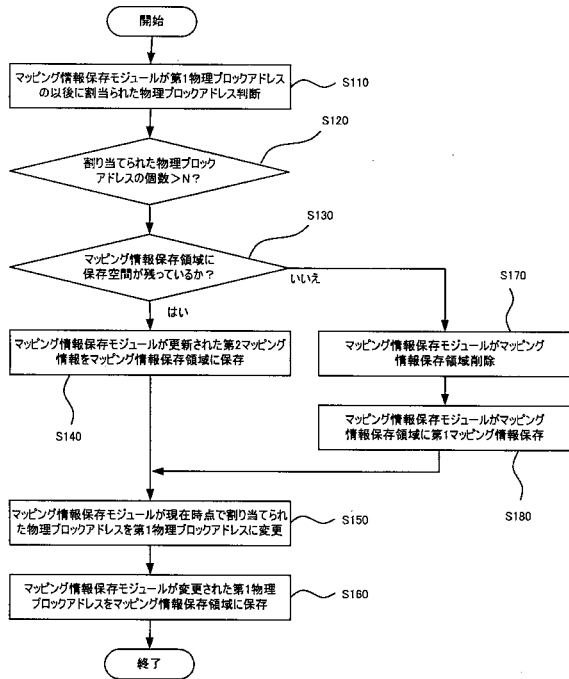
【図4】



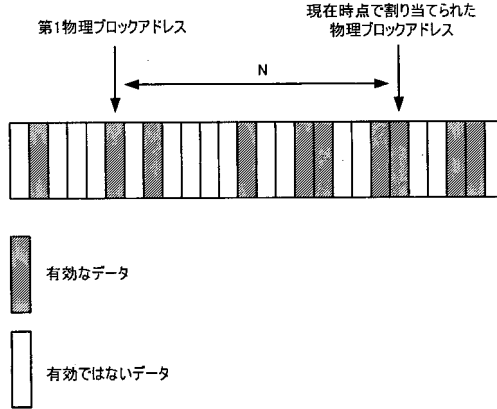
【図5】



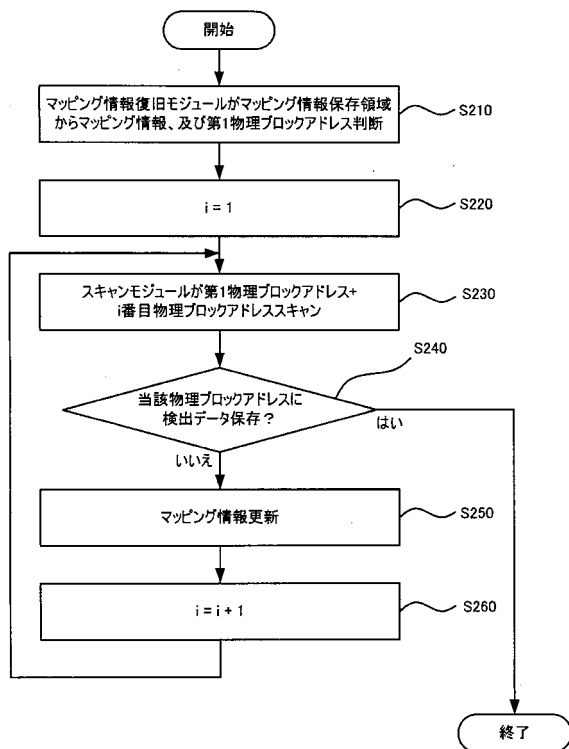
【図6】



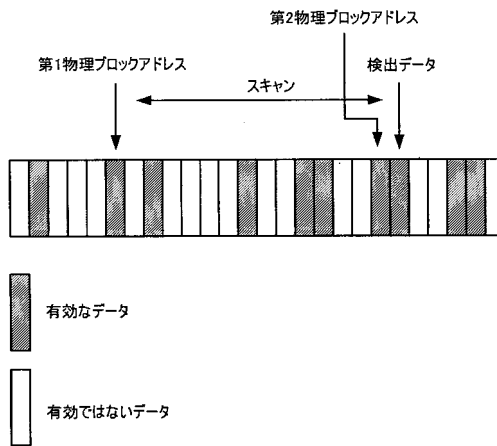
【図7】



【図8】



【図9】



---

フロントページの続き

(72)発明者 申 東 君

大韓民国ソウル特別市冠岳区奉天6洞1681-21番地

(72)発明者 金 莊 煥

大韓民国京畿道水原市靈通区靈通洞1053-2番地 ファンゴル豊林アパート235棟402号

(72)発明者 金 貞 銀

大韓民国京畿道光明市下安3洞 下安住公12團地アパート1211棟212号(番地なし)

審査官 堀江 義隆

(56)参考文献 特開2005-222202(JP,A)

特開2003-167795(JP,A)

特開平08-077074(JP,A)

国際公開第99/032977(WO,A1)

(58)調査した分野(Int.Cl., DB名)

G06F 12/16

G06F 3/06

G06F 12/08