



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년07월15일  
(11) 등록번호 10-2685013  
(24) 등록일자 2024년07월10일

(51) 국제특허분류(Int. Cl.)  
G06F 3/06 (2006.01) G06F 12/02 (2018.01)  
G06N 20/00 (2019.01)  
(52) CPC특허분류  
G06F 3/0658 (2013.01)  
G06F 12/0246 (2013.01)  
(21) 출원번호 10-2019-0143439  
(22) 출원일자 2019년11월11일  
심사청구일자 2022년05월24일  
(65) 공개번호 10-2021-0057254  
(43) 공개일자 2021년05월21일  
(56) 선행기술조사문헌  
KR1020140016377 A\*  
(뒷면에 계속)

(73) 특허권자  
삼성전자주식회사  
경기도 수원시 영통구 삼성로 129 (매탄동)  
성균관대학교산학협력단  
경기도 수원시 장안구 서부로 2066 (천천동, 성균관대학교내)  
(72) 발명자  
신동균  
서울특별시 강남구 역삼로 314, 305동 1004호(역삼동, 개나리 푸르지오)  
유상진  
경기도 포천시 소흘읍 부흥로109번길  
노강호  
서울특별시 관악구 인현12길 46-1, 205동 203호(봉천동, 은천아파트)  
(74) 대리인  
특허법인가산

전체 청구항 수 : 총 17 항

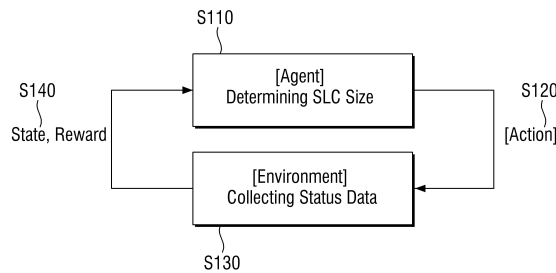
심사관 : 신현상

(54) 발명의 명칭 스토리지 장치 및 그 동작방법

(57) 요약

스토리지 장치가 제공된다. 스토리지 장치는 단일 레벨 셀 영역 및 멀티 레벨 셀 영역을 포함하는 적어도 하나의 비휘발성 메모리 및 강화학습으로 단일 레벨 셀 영역의 사이즈를 동적으로 변경하는 스토리지 컨트롤러를 포함한다.

대표도 - 도6



(52) CPC특허분류

*G06F 3/0604* (2013.01)  
*G06F 3/0631* (2013.01)  
*G06F 3/0647* (2013.01)  
*G06F 3/0653* (2013.01)  
*G06F 3/0659* (2013.01)  
*G06N 20/00* (2021.08)  
*G06F 2212/1016* (2013.01)

(56) 선행기술조사문헌

KR1020130112755 A\*  
KR1020190120966 A\*  
KR1020110066140 A\*  
KR1020150125012 A\*  
\*는 심사관에 의하여 인용된 문헌

## 명세서

### 청구범위

#### 청구항 1

단일 레벨 셀 영역 및 멀티 레벨 셀 영역을 포함하는 적어도 하나의 비휘발성 메모리; 및  
 강화 학습을 통해 상기 단일 레벨 셀 영역의 사이즈를 동적으로 변경하는 스토리지 컨트롤러를 포함하고,  
 상기 스토리지 컨트롤러는 상기 비휘발성 메모리, 호스트 또는 이전 주기의 환경 정보와 관련된 복수의 상태 및 각 상태에 상응하는 보상의 방향을 저장하고,  
 상기 스토리지 컨트롤러의 강화학습은  
 상기 비휘발성 메모리의 현재 환경 정보를 수집하고,  
 상기 저장된 복수의 상태 중, 상기 현재 환경 정보의 변동에 따라 어느 하나의 상태를 인식하고,  
 상기 인식된 상태에서의 보상의 방향에 따라 상기 단일 레벨 셀 영역의 사이즈를 조정하는 것을 포함하는 스토리지 장치.

#### 청구항 2

제1항에 있어서, 상기 스토리지 컨트롤러는  
 상기 호스트로부터 수신되는 쓰기 데이터의 총 양이 임계 섹터 카운트 값에 도달할 때마다 상기 강화 학습을 수행하는 스토리지 장치.

#### 청구항 3

제2항에 있어서,  
 상기 스토리지 컨트롤러는 상기 복수의 상태 및 상기 보상의 방향을 저장하는 큐 테이블을 포함하고,  
 상기 큐 테이블에 저장되는 복수의 상태의 개수는  
 상기 환경 정보로 수집되는 팩터들 및 각 팩터에서 규정되는 상태의 개수에 따라 정해지는, 스토리지 장치.

#### 청구항 4

비휘발성 메모리를 단일 레벨 셀 영역과 멀티 레벨 셀 영역으로 구분하는 단계;  
 현재 주기 동안 상기 비휘발성 메모리의 현재 환경 정보를 수집하는 단계;  
 강화학습으로, 상기 비휘발성 메모리, 호스트 또는 이전 주기의 환경 정보와 관련하여 저장된 복수의 상태 중, 상기 현재 환경 정보의 변동에 기초하여 어느 하나의 상태를 인식하고, 상기 인식된 상태에서 보상의 방향을 결정하는 단계; 및  
 상기 결정된 보상의 방향을 기초로 상기 단일 레벨 셀 영역의 사이즈를 동적으로 조정하는 단계를 포함하는 스토리지 장치의 동작방법.

#### 청구항 5

삭제

#### 청구항 6

제4항에 있어서, 상기 비휘발성 메모리의 환경 정보는  
 상기 현재 주기의 상기 비휘발성 메모리에 대한 공간 활용 정보, 유효 페이지 카운트 정보, 무효 페이지 카운트 정보 및 유무효 페이지 카운트 비율 정보를 포함하는 스토리지 장치의 동작방법.

**청구항 7**

제4항에 있어서, 상기 호스트의 환경 정보는

상기 호스트에 대한 평균 쓰기 섹터 카운트 값을 포함하는 스토리지 장치의 동작방법.

**청구항 8**

제4항에 있어서, 상기 강화학습은 상기 호스트로부터의 쓰기 데이터의 총 양이 현재 주기의 상기 단일 레벨 셀 영역의 사이즈에 도달할 때 수행되는, 스토리지 장치의 동작방법.

**청구항 9**

제4항에 있어서, 상기 보상을 결정하는 것은

Q-러닝 함수에서 상기 단일 레벨 셀 영역과 상기 멀티 레벨 셀 영역 간 데이터 마이그레이션 비용 및 유무효 페이지 카운트 값 비율에 따라 정해지는 함수 결과값이 정해지고,

상기 함수 결과값에 따라 상기 보상의 방향이 정해지는 것인, 스토리지 장치의 동작방법.

**청구항 10**

제9항에 있어서, 상기 단일 레벨 셀 영역의 사이즈를 조절하는 것은

상기 보상의 방향에 따라 상기 단일 레벨 셀 영역과 상기 멀티 레벨 셀 영역을 구분하는 임계 섹터 카운트 값을 증가시키거나 감소시키는 것인 스토리지 장치의 동작방법.

**청구항 11**

스토리지 장치에 있어서,

단일 레벨 셀 영역과 멀티 레벨 셀 영역을 포함하는 복수의 비휘발성 메모리; 및

상기 단일 레벨 셀 영역의 사이즈를 동적으로 할당하는 스토리지 컨트롤러를 포함하고,

상기 스토리지 컨트롤러는

상기 단일 레벨 셀 영역의 사이즈에 대한 강화 학습을 수행하는 학습 프로세싱 유닛; 및

상기 비휘발성 메모리, 호스트 또는 이전 주기의 환경 정보와 관련하여 저장된 복수의 상태 및 상기 복수의 상태 각각에 상응하는 보상을 저장하는 큐 테이블을 저장하는 메모리를 포함하고,

상기 학습 프로세싱 유닛은

상기 큐 테이블에서 상기 복수의 상태 중 현재 환경 정보의 변동에 기초하여 어느 하나의 상태를 인식하고,

상기 인식된 상태에 상응하는 보상의 방향을 결정하여,

상기 보상의 방향에 따라 상기 단일 레벨 셀 영역의 사이즈를 조절하는, 스토리지 장치.

**청구항 12**

제11항에 있어서, 상기 학습 프로세싱 유닛은

호스트의 쓰기 데이터에 의해 상기 단일 레벨 셀 영역이 모두 사용될 때마다 상기 강화 학습을 수행하는 스토리지 장치.

**청구항 13**

제12항에 있어서, 상기 학습 프로세싱 유닛은

현재 주기 동안 상기 스토리지 장치의 환경 정보를 수집하는 스토리지 장치.

**청구항 14**

제13항에 있어서, 상기 스토리지 컨트롤러는

상기 단일 레벨 셀 영역의 사이즈 및 상기 환경 정보를 저장하는 레지스터를 포함하는 스토리지 장치.

**청구항 15**

삭제

**청구항 16**

삭제

**청구항 17**

제11항에 있어서, 상기 보상의 방향은

상기 단일 레벨 셀 영역과 상기 멀티 레벨 셀 영역 간의 데이터 마이그레이션 비용 및 유효 페이지 카운트 값 비율에 기초하여 결정되는 스토리지 장치.

**청구항 18**

제17항에 있어서, 상기 보상은

이전 주기의 마이그레이션 비용이 평균 마이그레이션 비용 이상인 경우, 상기 단일 레벨 셀 영역의 현재 주기에서의 유효 페이지 카운트 값 비율이 이전 주기에서의 유효 페이지 카운트 값 비율보다 작으면 상기 단일 레벨 셀 영역의 사이즈 조정에 대한 네거티브 보상으로 판단하고, 그렇지 않으면 포지티브 보상으로 판단하는 스토리지 장치.

**청구항 19**

제17항에 있어서, 상기 보상은

이전 주기의 마이그레이션 비용이 평균 마이그레이션 비용보다 작은 경우, 상기 단일 레벨 셀 영역의 사이즈 조정에 대한 네거티브 보상으로 판단하는 스토리지 장치.

**청구항 20**

제19항에 있어서, 상기 보상은

상기 이전 주기의 마이그레이션 비용이 평균 마이그레이션 비용보다 작고, 상기 멀티 레벨 셀 영역의 현재 주기에서의 유효 페이지 카운트 값 비율이 이전 주기에서의 유효 페이지 카운트 값 비율보다 작은 경우, 상기 단일 레벨 셀 영역의 사이즈 조정에 대한 상기 네거티브 보상을 가중(increase)하는 스토리지 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 스토리지 장치에 관한 것으로, 더 상세하게는 강화 학습을 하는 스토리지 장치에 관한 것이다.

**배경 기술**

[0002] 최근 디지털 카메라, MP3 플레이어, 휴대 전화, PDA 등과 같은 휴대용 전자 장치가 많이 사용되고 있다. 이러한 휴대용 전자 장치에는 플래시 메모리가 주로 사용되고 있다. 이는 플래시 메모리가 저전력 및 고집적 등의 특성을 갖는 비휘발성 소자이기 때문이다.

[0003] 플래시 메모리는 복수의 메모리 블록을 포함하고, 단일 레벨 셀 영역과 멀티 레벨 셀 영역으로 구분된다. 플래시 메모리는 호스트로부터 전송받은 쓰기 데이터를 저장할 때, 쓰기 데이터의 특성에 따라 단일 레벨 셀 영역의 메모리 블록에 저장하거나 멀티 레벨 셀 영역의 메모리 블록에 저장한다.

**발명의 내용**

**해결하려는 과제**

- [0004] 본 발명이 해결하고자 하는 기술적 과제는 성능이 향상된 스토리지 장치를 제공하는 것이다.
- [0005] 본 발명이 해결하고자 하는 다른 기술적 과제는 스토리지 시스템의 환경에 따라 유연하게 단일 레벨 셀 영역을 동적으로 할당하는 스토리지 장치를 제공하는 것이다.
- [0006] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

**과제의 해결 수단**

- [0007] 상기 기술적 과제를 달성하기 위한 몇몇 실시예에 따른 스토리지 장치는 단일 레벨 셀 영역 및 멀티 레벨 셀 영역을 포함하는 적어도 하나의 비휘발성 메모리 및 강화학습으로 단일 레벨 셀 영역의 사이즈를 동적으로 변경하는 스토리지 컨트롤러를 포함한다.
- [0008] 상기 기술적 과제를 달성하기 위한 몇몇 실시예에 따른 스토리지 장치의 동작방법은 비휘발성 메모리를 임계 섹터 카운트 값을 기준으로 단일 레벨 셀 영역과 멀티 레벨 셀 영역으로 구분하는 단계, 호스트로부터의 쓰기 데이터의 총 양이 임계 섹터 카운트 값에 도달할 때마다 강화학습을 수행하는 단계 및 학습 결과에 따른 보상을 반영하여 임계 섹터 카운트 값을 동적으로 조정하는 단계를 포함한다.
- [0009] 상기 기술적 과제를 달성하기 위한 몇몇 실시예에 따른 스토리지 장치는 단일 레벨 셀 영역과 멀티 레벨 셀 영역을 포함하는 복수의 비휘발성 메모리, 단일 레벨 셀 영역의 사이즈를 동적으로 할당하는 스토리지 컨트롤러를 포함하고, 스토리지 컨트롤러는 스토리지 장치의 환경 정보를 기초로 단일 레벨 셀 영역의 사이즈에 대한 강화 학습(Reinforcement Learning)을 수행하는 학습 프로세싱 유닛을 포함한다.
- [0010] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

**도면의 간단한 설명**

- [0011] 도 1은 몇몇 실시예에 따른 스토리지 시스템을 간략히 나타낸 블록도이다.
- 도 2는 몇몇 실시예에 따른 스토리지 컨트롤러를 나타낸 블록도이다.
- 도 3은 도 1의 비휘발성 메모리를 구체적으로 나타낸 블록도이다.
- 도 4는 몇몇 실시예들에 따른 비휘발성 메모리의 구성을 설명하기 위한 도면이다.
- 도 5 및 도 6은 몇몇 실시예에 따른 스토리지 장치의 동작방법을 설명하기 위한 흐름도이다.
- 도 7은 몇몇 실시예에 따른 강화학습의 주기를 설명하기 위한 도면이다.
- 도 8은 몇몇 실시예에 따른 강화학습의 환경 정보를 설명하기 위한 도면이다.
- 도 9는 몇몇 실시예에 따른 큐 테이블을 설명하기 위한 도면이다.
- 도 10은 몇몇 실시예에 따른 스토리지 컨트롤러를 나타낸 블록도이다.
- 도 11은 몇몇 실시예에 따른 스토리지 컨트롤러를 나타낸 블록도이다.
- 도 12는 몇몇 실시예에 따른 데이터 저장 장치를 나타내는 블록도이다.
- 도 13은 몇몇 실시예에 따른 스토리지 장치가 모바일 시스템에 응용된 예를 나타내는 도면이다.
- 도 14는 몇몇 실시예에 따른 UFS 시스템을 나타낸 블록도이다.
- 도 15는 몇몇 실시예들에 따른 솔리드 스테이트 스토리지 장치를 나타낸 블록도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0012] 이하, 첨부된 도면을 참조하여 본 발명의 기술적 사상에 따른 실시예들에 대해 설명한다.
- [0013] 도 1은 몇몇 실시예에 따른 스토리지 시스템을 간략히 나타낸 블록도이고, 도 2는 도 1의 스토리지 컨트롤러를 구체적으로 나타낸 블록도이며, 도 3은 도 1의 비휘발성 메모리를 구체적으로 나타낸 블록도이다.

- [0014] 도 1을 참조하면, 스토리지 시스템은 호스트(1) 및 스토리지 장치(100)를 포함한다. 스토리지 장치는 스토리지 컨트롤러(100) 및 비휘발성 메모리(200)를 포함할 수 있다.
- [0015] 쓰기 요청이 발생하면, 호스트(1)는 쓰기 데이터와 논리 어드레스를 스토리지 장치(100)로 전달한다. 호스트(1)는 몇몇 실시예에 따르면, 개인용/휴대용 컴퓨터, PDA, PMP, 스마트폰과 같은 휴대용 전자 장치들, HDTV, 그리고 그와 같은 것들을 포함할 수 있다.
- [0016] 몇몇 실시예에 따르면, 스토리지 장치(100)는 전자 장치에 내장되는 내부 메모리로 구현될 수 있고, 예를 들어, 임베디드 UFS(Universal Flash Storage) 메모리 장치, eMMC(embedded Multi-Media Card), 또는 SSD(Solid State Drive)일 수 있다. 일부 실시 예들에서, 스토리지 시스템(100)은 전자 장치에 착탈 가능한 외장 메모리로 구현될 수 있고, 예를 들어, UFS 메모리 카드, CF(Compact Flash), SD(Secure Digital), Micro-SD(Micro Secure Digital), Mini-SD(Mini Secure Digital), xD(extreme Digital) 또는 메모리 스틱(Memory Stick)일 수 있다.
- [0017] 스토리지 컨트롤러(100)는 호스트(1)와 비휘발성 메모리(200)를 인터페이싱한다. 예시적 실시예에 의하면 스토리지 컨트롤러(100)는 호스트(1)의 쓰기 명령에 응답하여 호스트(1)로부터 제공되는 쓰기 데이터를 비휘발성 메모리 장치(200)에 프로그램할 수 있다. 또한, 스토리지 컨트롤러(100)는 호스트(1)로부터의 읽기 명령에 응답하여 비휘발성 메모리 장치(200)의 독출 동작을 제어할 수 있다. 또한, 스토리지 컨트롤러(100)는 비휘발성 메모리(200)에 대한 웨어 레벨링(wear leveling), 가비지 컬렉션(garbage collection) 및 배드 블록 관리(bad block managing) 등과 같은 배경 동작(background operation)들을 수행할 수 있다.
- [0018] 몇몇 실시예에 따른 스토리지 컨트롤러(100)는 호스트 인터페이스(110), 프로세싱 유닛(120), 메모리(130), 레지스터(140), 프로그래밍 가능한 로직(150) 및 비휘발성 메모리 인터페이스(160)를 포함할 수 있다.
- [0019] 스토리지 컨트롤러(100) 내 각 구성은 데이터 버스(101)를 통해 서로 연결된다. 데이터 버스(101)는 복수의 채널들을 포함할 수 있고, 예시적인 실시 예에서 복수의 채널들 각각은 서로 독립적으로 구동하는 통신 경로를 가리킬 수 있으며, 복수의 채널들 각각은 서로 동일한 통신 방식을 기반으로 각각에 연결된 장치들과 통신할 수 있다.
- [0020] 호스트 인터페이스(110)는 호스트(1)와 연결될 수 있고, 예시적 실시예에 따라 호스트 인터페이스(110)는 DDR(Double Data Rate), LPDDR(Low-Power DDR), USB(Universal Serial Bus), MMC(multimedia card), PCI(peripheral component interconnection), PCI-E(PCI-express), ATA(Advanced Technology Attachment), SATA(Serial-ATA), PATA(Parallel-ATA), SCSI(small computer small interface), ESDI(enhanced small disk interface), IDE(Integrated Drive Electronics), MIPI(Mobile Industry Processor Interface), NVM-e(Nonvolatile Memory-express), UFS(Universal Flash Storage) 등과 같은 다양한 인터페이스들 중 적어도 하나에 기반될 수 있다.
- [0021] 프로세서(120)는 호스트(1)에서 수신된 쓰기 명령, 읽기 명령, 삭제 명령 또는 스토리지 장치(100)의 동작에 관련된 기타 명령에 대한 스토리지 컨트롤러(100) 내 각 구성요소들에 대한 동작 제어 및 연산을 할 수 있다.
- [0022] 몇몇 실시예에 따라 프로세싱 유닛(120)는 비휘발성 메모리(200)의 제어 동작에 대한 학습을 수행할 수 있다. 예시적 실시예로 단일 레벨 셀 영역과 멀티 레벨 셀 영역 간의 마이그레이션과 관련된 강화학습을 수행할 수 있다.
- [0023] 메모리(130)는 스토리지 컨트롤러(100)의 동작에 필요한 데이터들을 저장한다. 몇몇 실시예에 따라 메모리(130)는 캐시(Cache), ROM(Read Only Memory), PROM(Programmable Read Only Memory), EPROM(Erasable PROM), EEPROM(Electrically Erasable Programmable Read-Only Memory), PRAM(Phase-change RAM), 플래시(Flash) 메모리, SRAM(Static RAM), 또는 DRAM(Dynamic RAM)을 포함할 수 있다.
- [0024] 몇몇 실시예에 따라 메모리(130)는 환경 정보 또는 임계 섹터 카운트 값을 포함한, 강화학습과 관련된 다양한 정보를 저장할 수 있다. 몇몇 실시예에 따라 메모리(130)는 비휘발성 메모리로서 큐테이블과 같은 정보를 저장할 수도 있다.
- [0025] 레지스터(140)는 호스트(1)로부터 수신된 쓰기 데이터 또는 비휘발성 메모리(200)로부터 수신된 읽기 데이터, 프로세싱 유닛(120)에서 제어 동작 중에 생성되는 연산 결과들을 저장하는 동작 메모리일 수 있다. 레지스터(140)는 버퍼 메모리로 호칭될 수도 있다.
- [0026] 프로그래밍 가능한 로직(150)은 프로세싱 유닛(120)이 수행하는 연산 중 일부 연산을 수행할 수 있다. 몇몇 실

시예에 따라 프로그래밍 가능한 로직(150)은 복수의 게이트 어레이를 포함하여, 특정 동작을 수행하는 디지털 회로를 설계하는데 널리 사용되는 PLD(Programmable Logic Device)일 수 있다.

- [0027] 비휘발성 메모리 인터페이스(160)는 비휘발성 메모리 컨트롤러로도 호칭될 수 있고 비휘발성 메모리(200)에 액세스하여 복수의 비휘발성 메모리 각각에 대한 동작을 제어한다. 예시적 실시예에 있어서, 비휘발성 메모리 인터페이스(160)는 적어도 하나의 채널을 통해 비휘발성 메모리(200)에 연결되어 데이터를 쓰거나 읽거나 삭제할 수 있다.
- [0028] 비휘발성 메모리(200)는 스토리지 장치(1000)의 저장 매체(Storage Medium)로서 제공된다. 예를 들면, 비휘발성 메모리 장치(200)는 대용량의 저장 능력을 가지는 낸드 플래시 메모리(NAND-type Flash memory)로 구성될 수 있다.
- [0029] 이 경우, 비휘발성 메모리(200)는 서로 다른 방식으로 관리되는 메모리 영역들을 포함할 수 있다. 각 메모리 영역들은 복수의 메모리 블록들로 구성된다. 비휘발성 메모리(200)는 PRAM, MRAM, ReRAM, FRAM 등의 차세대 비휘발성 메모리나 NOR 플래시 메모리로 구성될 수 있다. 또는, 비휘발성 메모리(200) 중 일부 또는 전부가 휘발성인 DRAM이나 SRAM으로도 구성될 수 있음은 물론이다.
- [0030] 몇몇 실시예에 따른 비휘발성 메모리(200)는 어레이(201), 행 디코더(202), 페이지 버퍼(203), 그리고 제어 로직(204)을 포함한다.
- [0031] 셀 어레이(201)는 복수의 메모리 블록(Memory block)을 포함할 수 있다. 도 3에서는 설명의 편의를 위하여 하나의 메모리 블록을 포함하는 셀 어레이(201)가 도시되어 있다. 메모리 블록들 각각은 복수의 페이지(Page)로 구성될 수 있다. 그리고 각각의 페이지는 복수의 메모리 셀들로 구성될 수 있다. 비휘발성 메모리(200)에서, 메모리 블록 단위로 소거 동작이 수행되고, 페이지 단위로 쓰기 또는 읽기 동작이 수행될 수 있다.
- [0032] 셀 어레이(201)는 복수의 메모리 셀들을 포함할 수 있다. 메모리 셀들은 셀 스트링 구조(Cell String Structure)로 되어 있다. 하나의 셀 스트링은 스트링 선택 라인(SSL: String Selection Line)에 연결되는 스트링 선택 트랜지스터(SST), 복수의 워드 라인(WL0~WLn-1)에 연결되는 복수의 메모리 셀들, 그리고 접지 선택 라인(GSL: Ground Selection Line)에 연결되는 접지 선택 트랜지스터(GST)를 포함한다. 스트링 선택 트랜지스터(SST)는 비트 라인(BL)에 연결되고, 접지 선택 트랜지스터(GST)는 공통 소스 라인(CSL: Common Source Line)에 연결된다.
- [0033] 셀 어레이(201)는 기판 및 기판상에 수직으로 형성되는 복수의 셀 스트링들을 포함할 수 있다. 복수의 셀 스트링들 각각은 기판과 수직 방향으로 적층되는 복수의 셀 트랜지스터들을 포함할 수 있다. 다시 말해, 셀 어레이(201)는 3차원 구조(또는, 수직 구조)로 형성될 수 있다.
- [0034] 행 디코더(202)는 선택 라인(SSL, GSL) 또는 워드 라인(WL0~WLn-1)을 통해 셀 어레이(201)와 연결된다. 프로그램 또는 읽기 동작 시에, 행 디코더(202)는 어드레스(Address)를 입력받고, 어느 하나의 워드 라인(예를 들면, WL1)을 선택한다. 한편, 행 디코더(202)는 선택 워드 라인 또는 비선택 워드 라인으로 프로그램 또는 읽기 동작에 필요한 전압을 전달한다.
- [0035] 페이지 버퍼(203)는 기입 드라이버로서 또는 감지 증폭기로서 동작한다. 페이지 버퍼(203)는 선택된 메모리 셀들에 프로그램될 데이터나, 선택된 메모리 셀들로부터 읽은 데이터를 임시로 저장할 수 있다. 페이지 버퍼(203)는 비트 라인(BL0~BLm-1)을 통해 셀 어레이(201)와 연결된다. 페이지 버퍼(203)는 프로그램 동작 시에는 데이터(Data)를 입력받아 선택된 페이지의 메모리 셀들에 전달한다. 페이지 버퍼(203)는 읽기 동작 시에 선택된 페이지의 메모리 셀들로부터 데이터를 읽고, 외부로 데이터(Data)를 출력한다.
- [0036] 제어 로직(204)은 비휘발성 메모리(200)의 프로그램, 읽기, 및 소거 등의 동작을 제어할 수 있다. 예를 들면, 프로그램 동작시 제어 로직(204)은 행 디코더(202)를 선택 워드 라인으로 프로그램 전압이 제공되도록 제어할 수 있다. 제어 로직(204)은 페이지 버퍼(203)를 제어함으로써 선택된 페이지에 프로그램 데이터가 제공되도록 할 수 있다.
- [0037] 도 4는 몇몇 실시예들에 따른 비휘발성 메모리의 구성을 설명하기 위한 도면이다.
- [0038] 비휘발성 메모리(200)는 임계값(Th)을 기준으로 제1 메모리 영역과 제2 메모리 영역으로 구분될 수 있다. 각 메모리 영역은 복수의 메모리 블록들을 포함할 수 있다. 제1 메모리 영역과 제2 메모리 영역은 서로 다른 방식으로 관리될 수 있다. 몇몇 실시예에 따라 제1 메모리 영역은 단일 레벨 셀(Single level cell; SLC) 방식으로 관리되고 제2 메모리 영역은 멀티 레벨 셀(Multi Level Cell; MLC) 방식으로 관리될 수 있다. 쓰기 데이터 중 일부



는 제1 메모리 영역, 즉, 단일 레벨 셀 영역에 프로그램될 수 있고, 메타 데이터를 제외한 나머지 쓰기 데이터들은 제2 메모리 영역, 즉, 멀티 레벨 셀 영역에 프로그램될 수 있다.

- [0039] 단일 레벨 셀 영역(SLC)은 멀티 레벨 셀 영역(MLC)에 비해 프로그램 및 읽기 동작이 수행되는 속도가 빠른 편이다. 예시절 실시예에서, 호스트의 패턴에 따라 자주 변경되는 데이터는 단일 레벨 셀 영역(SLC)에 저장되고 자주 변경되지 않는 데이터는 멀티 레벨 셀 영역(MLC)에 저장될 수 있다.
- [0040] 스토리지 컨트롤러(100)는 멀티 레벨 셀 영역의 느린 성능을 보완하기 위해 단일 레벨 셀 영역을 사용하는데, 단일 레벨 셀 영역의 사이즈는 응용방식에 따라 정적으로 할당되기도 하고 동적으로 할당되기도 한다.
- [0041] 예를 들어 단일 레벨 셀 영역의 사이즈(0~Th)가 크면 그만큼 멀티 레벨 셀 영역의 사이즈(100~Th)가 줄어들어, 비휘발성 메모리의 공간 사용률(space utilization)이 낮아지면서 전체적인 데이터 저장 용량이 줄어들 수 있다. 이때 공간 사용률은 주로 멀티 레벨 셀 영역의 전체 영역(100~Th)에서 사용된 영역(B)의 비율일 수 있다.
- [0042] 한편 단일 레벨 셀 영역의 사이즈(0~Th)가 작으면, 단일 레벨 셀 영역의 유효 공간(=Th-A) 확보를 위해 단일 레벨 셀 영역에 저장되어 있던 데이터(A) 중 일부 데이터를 멀티 레벨 셀 영역으로 옮기는 마이그레이션(migration)이 빈번하게 발생하여 스토리지 장치의 성능이 감소될 수 있다. 따라서, 단일 레벨 셀 영역의 사이즈, 즉 임계치(Th)를 적절하게 선택하여야 한다.
- [0043] 본 발명의 몇몇 실시예들은 스토리지 시스템의 환경에 따라 유연하게 단일 레벨 셀 영역을 동적으로 할당하여 성능이 개선되는 스토리지 장치를 제공하는 것이다.
- [0044] 도 2의 프로세싱 유닛(120)은 몇몇 실시예에 따라 단일 레벨 셀 영역(SLC)과 멀티 레벨 셀 영역(MLC)의 경계인 임계값(Th)을 섹터 카운트 단위로 구분할 수 있다. 즉, 단일 레벨 셀 영역(SLC)의 사이즈는 임계 섹터 카운트 값에 의해 결정되고, 멀티 레벨 셀 영역(MLC)의 사이즈는 비휘발성 메모리(200)의 전체 영역(100%)에서 단일 레벨 셀 영역(SLC)을 제외한 나머지 영역(100-Th (%))으로 결정된다.
- [0045] 프로세싱 유닛(120)은 호스트(1) 및 스토리지 장치(1000)의 환경 정보를 기초로 강화학습을 수행하여 단일 레벨 셀 영역(SLC)의 사이즈, 즉, 임계 섹터 카운트 값을 동적으로 변경할 수 있다.
- [0046] 강화학습은 에이전트(Agent), 액션(Action), 환경정보(Environment), 상태(State) 및 보상(Reward)의 개념으로 설명될 수 있다. 강화 학습은 어떤 환경(Environment) 안에서 정의된 에이전트가 현재의 상태를 인식하여 선택 가능한 행동들 중 보상을 최대화 하는 행동 혹은 행동순서를 선택하는 학습방법이다.
- [0047] 프로세싱 유닛(120)은 강화 학습으로써, 현재 주기에서 정해진 임계 섹터 카운트 값(Agent)에 대해 액션을 수행하고, 그 액션에 따른 환경정보의 변동을 수집하여, 스토리지 장치(1000)의 상태를 확인하고 보상을 결정할 수 있다. 프로세싱 유닛(120)은 확인된 상태 및 결정된 보상에 따라 임계 섹터 카운트 값을 다시 조정할 수 있다.
- [0048] 액션은 몇몇 실시예에 따라 단일 레벨 셀 영역의 사이즈를 증감하거나 또는 임계 섹터 카운트 값을 증감하는 동작일 수 있다.
- [0049] 이때 환경 정보는 호스트(1)에 대한 환경 정보와 비휘발성 메모리(200)에 대한 환경 정보, 이전 주기(Previous Epoch)에 대한 환경 정보를 포함한다.
- [0050] 스토리지 컨트롤러(100)는 큐 테이블을 포함할 수 있다. 상태 및 큐 테이블에 대한 자세한 설명은 도 9에서 설명한다.
- [0051] 몇몇 실시예에 따라 큐 테이블은 메모리(130)에 저장될 수 있다. 또는 도시하지는 않았으나 몇몇 실시예에 따라 큐 테이블은 프로세싱 유닛(120)에 연결된 외부 메모리에 저장될 수도 있다. 또는 몇몇 실시예에 따라 큐 테이블은 비휘발성 메모리(200)에 저장될 수도 있다.
- [0052] 프로세싱 유닛(120)은 보상을 결정할 수 있다. 보상은 마이그레이션 비용 및 현재 비휘발성 메모리의 상태를 고려하여 결정될 수 있다. 보상 함수로서, 현재 주기의 마이그레이션 비용이 평균 마이그레이션 비용보다 크면, 단일 레벨 셀 영역(SLC)의 유무효 페이지 카운트 값 비율의 현재 주기와 이전 주기 간의 변동을 고려하여 포지티브 보상을 할 것인지 네거티브 보상을 할 것인지 결정할 수 있다.
- [0053] 만약 현재 주기의 유무효 페이지 카운트 값 비율이 이전 주기의 유무효 페이지 카운트 값 비율보다 작으면, 프로세싱 유닛(120)은 현재 주기의 액션에 대한 네거티브 보상을 하고, 크면 포지티브 보상을 할 수 있다. 이에 따라, 마이그레이션 비용 뿐 아니라 유무효 페이지 카운트 값 비율까지 고려함으로써 비효율적으로 단일 레벨

셀 영역이 증가하는 것을 방지할 수 있다.

- [0054] 도 5 및 도 6은 몇몇 실시예에 따른 스토리지 장치의 동작방법을 설명하기 위한 흐름도이다. 도 7은 몇몇 실시예에 따른 강화학습의 주기를 설명하기 위한 도면이고, 도 8은 몇몇 실시예에 따른 강화학습의 환경 정보를 설명하기 위한 도면이며, 도 9는 몇몇 실시예에 따른 큐 테이블을 설명하기 위한 도면이다.
- [0055] 도 5를 참고하면, 스토리지 장치는 호스트로부터 쓰기 데이터를 수신하면(S10), 스토리지 장치는 데이터의 특성을 확인(S20)한다.
- [0056] 데이터가 단일 레벨 셀 영역에 쓰여질 데이터인 경우, 단일 레벨 셀 영역에 쓰기 가능한지 확인한다(S30). 단일 레벨 셀 영역에 쓰기 가능하면(즉, 쓰기 데이터가 단일 레벨 셀 영역의 빈 공간보다 작으면) 스토리지 장치는 쓰기 데이터를 단일 레벨 셀 영역(SLC)에 프로그램(또는 쓰기)한다.
- [0057] 데이터가 멀티 레벨 셀 영역에 쓰여질 데이터인 경우, 스토리지 장치는 멀티 레벨 셀 영역에 쓰기 가능한지 확인하고(S30), 쓰기 데이터를 멀티 레벨 셀 영역(MLC)에 프로그램(또는 쓰기)한다.
- [0058] 그러나, 호스트로부터 수신된 쓰기 데이터의 총 양이 단일 레벨 셀 영역보다 큰 경우, 즉, 단일 레벨 셀 영역(SLC)에 쓰기 데이터를 프로그램할 빈 공간이 충분하지 않으면, 강화학습으로 예측된 임계값으로 단일 레벨 셀 영역과 멀티 레벨 셀 영역의 경계를 재할당한다(S100).
- [0059] 스토리지 장치는 현재 주기에서 설정되어 있는 임계값, 즉 임계 섹터 카운트 값으로 구분된 비휘발성 메모리에 대해(S110, Agent), 액션을 수행한다(S120).
- [0060] 액션은 단일 레벨 셀 영역의 사이즈를 증가 또는 감소하는 동작 일 수 있다. 예시적 실시예에 따르면, 임계 섹터 카운트 값을 증감하는 동작일 수 있다.
- [0061] 스토리지 장치는 액션이 수행된 스토리지 장치에 대한 환경 정보를 수집한다(S130). 환경 정보는 하나의 단위 주기 동안 수집될 수 있다. 다시 말하면 강화학습은 단위 주기 마다 수행된다.
- [0062] 상기 단위 주기는 도 7에 도시된 바와 같이, 시간(Time) 기준이 아니라, 데이터의 쓰기 카운트 값(Count)를 기준으로 구분되는 주기이다. 보다 구체적으로 설명하면, 강화 학습은 호스트(1)로부터 수신되는 쓰기 데이터의 총 양이 단일 레벨 셀 영역(SLC) 이상일 때, 즉 더 이상 단일 레벨 영역(SLC)으로 쓰기 데이터를 프로그램할 수 없는 시점마다 수행된다. 즉, 0-c1 구간과 c1-c2 구간은 시간 도메인에서는 다를 수 있으나, 카운트 값 도메인으로는 동일할 수 있다. 이때 본 명세서에서 호스트(1)에서 수신되는 쓰기 데이터의 총 양이 단일 레벨 셀 영역(SLC)이 전체가 빈 공간(Free)인 시점(SLC 내 빈 공간이 100%)부터 단일 레벨 셀 영역(SLC)의 사이즈와 동일해지는 시점(즉, 단일 레벨 셀 영역의 빈 공간이 0%인 시점)까지를 하나의 단위 주기 또는 세대(Epoch)라고 지칭한다.
- [0063] 상기 환경 정보는 호스트에 대한 환경 정보와 비휘발성 메모리에 대한 환경 정보, 이전 주기(Previous Epoch)에 대한 환경 정보를 포함한다. 호스트에 대한 환경 정보는 호스트의 패턴을 파악할 수 있는 지표, 예를 들어 평균 쓰기 섹터 카운트 값일 수 있다.
- [0064] 비휘발성 메모리(200)에 대한 환경 정보는 예를 들어 공간 활용(space utilization) 정보, 유효 페이지 카운트(valid page count) 정보, 무효 페이지 카운트(Invalid page count) 정보 및 유무효 페이지 카운트 비율(ratio) 정보일 수 있다.
- [0065] 공간 활용 정보는 현재 빈 공간(Free)과 데이터가 쓰여져 있는 공간(Used)의 사이즈, 비율 등에 대한 정보이다. 도시된 실시예는 25%씩 총 4개의 구간으로 구분하였으나, 몇몇 실시예에 따라 4개보다 적은 구간 또는 많은 구간으로 구분할 수 있다. 스토리지 컨트롤러의 쓰기 동작은 물리적 페이지 단위로 수행되기 때문에, 비휘발성 메모리(200)의 유효 페이지 카운트, 무효 페이지 카운트 또는 유무효 페이지 카운트 비율 정보도 환경 정보로서 필요할 수 있다. 도시된 실시예는 유무효 페이지 카운트 비율 정보를 총 4개의 구간으로 구분하였으나, 몇몇 실시예에 따라 4개보다 적은 구간 또는 많은 구간으로 구분할 수 있다. 또한 도시된 실시예에서 평균 쓰기 섹터 카운트도 8KB단위로 총 6개의 구간으로 구분하였으나, 몇몇 실시예에 따라 6개보다 적은 구간 또는 많은 구간으로 구분할 수 있다. 이전 주기의 이력 정보로서의 액션(Previous Action)은 이전 주기에서 앞선 이전 주기 대비 상태를 유지하였는지(Maintain), 단일 레벨 셀 영역을 감소시켰는지(-SLC block) 또는 단일 레벨 셀 영역을 증가시켰는지(+SLC block)로 구분될 수 있다.
- [0066] 이전 주기에 대한 환경 정보는 이전 주기의 강화학습에서의 이력정보, 즉, 이전 주기의 에이전트, 액션, 스토리

지 장치에 대한 환경 정보, 상태 및 보상에 대한 정보를 포함할 수 있다.

- [0067] 스토리지 장치는 환경 정보를 기초로 큐 테이블에서 상태를 확인한다(S140). 큐 테이블은 도 9에서 도시된 바와 같이, 강화학습에서 규정하는 상태(State)를 복수 개 포함할 수 있다.
- [0068] 큐 테이블에 저장되는 상태의 개수는 환경정보로 수집되는 팩터들 및 각 팩터에서 규정되는 상태의 개수에 따라 정해질 수 있다. 보다 구체적으로 설명하면, 도 8에서, 예를 들어 스토리지 장치는 환경 정보로서 4개의 팩터를 가지는 경우를 설명한다. 즉, 현재 주기에서 단일 레벨 셀 영역의 공간 활용률(Space Utilization), 단일 레벨 셀 영역의 유효 페이지 카운트 값 비율(Ratio of Valid/Invalid Page Count), 호스트의 평균 쓰기 섹터 카운트(Average Write Sector Count), 이전 주기의 이력 정보로서의 액션(Previous Action)을 수집하였다고 가정하자.
- [0069] 스토리지 장치는 각각의 팩터마다 복수 개의 상태를 구분할 수 있다. 도 8의 실시예에 따라 도 9의 큐 테이블을 설명하면, 큐 테이블에 저장되는 상태의 개수는  $288(= 4 \times 4 \times 6 \times 3)$ 개일 수 있다. 즉, 도시된 예에서 단일 레벨 셀 영역의 공간 활용률(Space Utilization)은 4개의 상태로 구분하고, 단일 레벨 셀 영역의 유효 페이지 카운트 값 비율(Ratio of Valid/Invalid Page Count)은 4개의 상태로 구분하고, 호스트의 평균 쓰기 섹터 카운트(Average Write Sector Count)는 6개의 상태로 구분하고, 이전 주기의 이력 정보로서의 액션(Previous Action)은 3개의 상태로 각각 구분되므로, 스토리지 장치가 속할 수 있는 상태에 대한 경우의 수는 총 288개가 되는 것이다.
- [0070] 큐 테이블은 상태 각각에 상응하는 보상의 방향을 저장할 수 있다. 보상 함수는 Q-러닝 함수(Q-learning Equation)에 의해 정해질 수 있다. Q-러닝 함수란 모델 없이 학습하는 강화 학습 기법 중의 하나로서, 주어진 상태에서 주어진 행동을 수행하는 것이 가져다 줄 효용의 기대값을 예측하는 함수이다. Q-러닝 함수에서 단일 레벨 셀 영역과 멀티 레벨 셀 영역간 데이터 마이그레이션 비용 및 유효 페이지 카운트 값 비율에 기초하여 함수의 결과값이 정해지고, 이에 따라 보상 방향이 정해질 수 있다.
- [0071] 도 9에 도시된 예에서 함수의 결과값이 1.04면, 현재 주기에서 에이전트에 취한 액션이 적절하므로 현재 상태를 유지(Maintain)하는 것으로 강화학습이 된 것이고, 함수의 결과값이 -0.32면, 현재 주기에서 에이전트에 취한 액션이 네거티브 보상이 된 것으로 판단하여, 단일 레벨 셀 영역의 사이즈를 감소시키는 것으로 하고, 다음 주기에서 임계 섹터 카운트를 감소시키는 방향으로 액션을 수행한다.
- [0072] 몇몇 실시예에 따라 보상은 이전 주기의 마이그레이션 비용이 평균 마이그레이션 비용 이상이고, 단일 레벨 셀 영역의 상기 현재 주기에서의 유효 페이지 카운트 값 비율이 이전 주기에서의 유효 페이지 카운트 값 비율 보다 작으면 단일 레벨 셀 영역의 사이즈 조정에 대한 네거티브 보상으로 판단할 수 있다. 즉, 보상방향에 대한 가중치를 감소시킨다. 반대로 이전 주기의 마이그레이션 비용이 평균 마이그레이션 비용 이상이고, 단일 레벨 셀 영역의 현재 주기에서의 유효 페이지 카운트 값 비율이 이전 주기에서의 유효 페이지 카운트 값 비율보다 크면 보상방향에 대한 가중치를 증가하는 포지티브 보상으로 판단할 수 있다.
- [0073] 또한, 몇몇 실시예에 따라 보상은 이전 주기의 마이그레이션 비용이 평균 마이그레이션 비용보다 작은 경우, 단일 레벨 셀 영역의 사이즈 조정에 대한 네거티브 보상으로 판단할 수 있다.
- [0074] 또한, 이전 주기의 마이그레이션 비용이 평균 마이그레이션 비용보다 작고, 멀티 레벨 셀 영역의 현재 주기에서의 유효 페이지 카운트 값 비율이 이전 주기에서의 유효 페이지 카운트 값 비율보다 작은 경우, 단일 레벨 셀 영역의 사이즈 조정에 대한 네거티브 보상을 가중(increase)할 수 있다.
- [0075] 도 10은 몇몇 실시예에 따른 스토리지 컨트롤러를 나타낸 블록도이다. 설명의 편의를 위해 도 2와의 차이점을 위주로 설명한다.
- [0076] 몇몇 실시예에 따라 스토리지 장치의 강화 학습은 도 2와 달리 별도의 학습 프로세싱 유닛(170)에서 수행될 수도 있다. 프로세싱 유닛(120)은 스토리지 컨트롤러(100)의 제반적인 제어동작을 수행하고, 학습 프로세싱 유닛(170)은 스토리지 장치의 환경 정보를 기초로 단일 레벨 셀 영역의 사이즈에 대한 강화 학습(Reinforcement Learning)을 수행할 수 있다.
- [0077] 학습 프로세싱 유닛(170)은 호스트의 쓰기 데이터에 의해 상기 단일 레벨 셀 영역이 모두 사용될 때마다 도 6에서 설명한 바와 같은 강화 학습을 수행할 수 있다.
- [0078] 큐테이블은 몇몇 실시예에 따라 메모리(130)에 저장될 수도 있고, 또는 비휘발성 메모리(200)에 저장될 수도 있

다.

- [0079] 도 11은 몇몇 실시예에 따른 스토리지 컨트롤러를 나타낸 블록도이다. 설명의 편의를 위해 도 10과의 차이점을 위주로 설명한다.
- [0080] 도 11의 스토리지 컨트롤러는 도 10과 같이 별도의 학습 프로세싱 유닛(170)을 포함할 수 있다. 다만 도 10과 달리 강화학습에 필요한 정보를 저장하는 별도의 외부 메모리(175)를 더 포함할 수 있다.
- [0081] 예를 들어, 외부 메모리(175)에는 큐 테이블 및 보상에 관련된 정보가 저장될 수 있다.
- [0082] 도 12는 몇몇 실시 예에 따른 데이터 저장 장치를 나타내는 블록도이다.
- [0083] 도 12를 참조하면, 본 발명에 따른 데이터 저장 장치(3000)는 플래시 메모리 칩들(3100)과 플래시 컨트롤러(3200)를 포함할 수 있다. 플래시 컨트롤러(3200)는 데이터 저장 장치(3000) 외부로부터 수신된 제어 신호들에 기초하여 플래시 메모리 칩들(3100)을 제어할 수 있다.
- [0084] 또한, 플래시 메모리 칩들(3100)의 구성은 도 1, 도 3, 도 4 또는 도 5의 비휘발성 메모리 장치들(200) 중 하나와 실질적으로 동일하며, 멀티 칩으로 구성된다. 본 발명의 플래시 메모리 칩들(3100) 각각은 어레이들이 다층으로 적층된 스택 플래시 구조, 소스-드레인이 없는 플래시 구조, 핀-타입 플래시 구조, 및 3차원 플래시구조 중 어느 하나로 구성될 수 있다.
- [0085] 몇몇 실시예에 따른 데이터 저장 장치(3000)는 메모리 카드 장치, SSD 장치, 멀티미디어 카드 장치, SD 장치, 메모리 스틱 장치, 하드 디스크 드라이브 장치, 하이브리드 드라이브 장치, 또는 범용 직렬 버스 플래시 장치를 구성할 수 있다. 예를 들면, 본 발명의 데이터 저장 장치(3000)는 디지털, 카메라, 개인 컴퓨터 등과 같은 사용자 장치를 사용하기 위한 산업 표준을 만족하는 카드를 구성할 수 있다.
- [0086] 플래시 컨트롤러(3200)는 쓰기 데이터들을 플래시 메모리 칩들(3100)에 프로그램할 수 있다. 이때, 플래시 컨트롤러(3200)는 쓰기 데이터가 플래시 메모리 칩들(3100)의 단일 레벨 셀 영역과 멀티 레벨 셀 영역 중 어느 영역에 저장할지 결정하여 프로그램할 수 있다. 또한, 플래시 컨트롤러(3200)는 플래시 메모리 칩들(3100)의 단일 레벨 셀 영역과 멀티 레벨 셀 영역의 비율을 상술한 강화학습의 예측 결과에 따라 결정할 수 있다. 몇몇 실시예에 따라 플래시 컨트롤러(3200)는 학습 프로세싱 유닛(3205)을 포함할 수 있다. 학습 프로세싱 유닛(3205)은 도 10 또는 도 11의 학습 프로세싱 유닛일 수 있다.
- [0087] 따라서 몇몇 실시예에 따른 데이터 저장 장치(3000)는 단일 레벨 셀 영역과 멀티 레벨 셀 영역 간의 마이그레이션 비용을 최소화하면서, 강화학습의 예측 결과에 따라 단일 레벨 셀 영역 또는 멀티 레벨 셀 영역에 쓰기 데이터를 프로그램할 것이다.
- [0088] 도 13은 몇몇 실시예에 따른 스토리지 장치가 모바일 시스템에 응용된 예를 나타내는 도면이다.
- [0089] 도 13을 참조하면, 모바일 시스템(4000)은 프로세서(4200), 메인 메모리(4300), 사용자 인터페이스(4400), 베이스밴드 칩 셋(baseband chipset)과 같은 모뎀(4500) 및 저장 장치(4100)를 포함한다.
- [0090] 프로세서(4200)는 특정 계산들 또는 태스크들을 수행하는 특정 소프트웨어를 실행하는 것과 같이 다양한 컴퓨팅 기능들을 실행할 수 있다. 예를 들어, 프로세서(4200)는 마이크로프로세서 또는 중앙 처리 장치(CPU)일 수 있다. 프로세서(4200)는 어드레스 버스, 제어 버스 및/또는 데이터 버스와 같은 버스(4600)를 통하여 메인 메모리(4300)에 연결될 수 있다. 예를 들어, 메인 메모리(4300)는 DRAM, 모바일 DRAM, SRAM, PRAM, FRAM, RRAM 및/또는 MRAM으로 구현될 수 있다. 또한, 프로세서(4200)는 주변 구성요소 상호연결(peripheral component interconnect, PCI) 버스와 같은 확장 버스에 연결될 수 있다. 이에 따라, 프로세서(4200)는 키보드 또는 마우스와 같은 하나 이상의 입력 장치, 프린터 또는 디스플레이 장치와 같은 하나 이상의 출력 장치를 포함하는 사용자 인터페이스(4400)를 제어할 수 있다. 모뎀(4500)은 외부 장치와 무선으로 데이터를 송수신할 수 있다. 비휘발성 메모리(4120)에는 프로세서(4200)에 의해 처리된 데이터 또는 모뎀(4500)을 통하여 수신된 데이터 등이 메모리 컨트롤러(4110)를 통해 저장될 수 있다. 도시하지 아니하였으나 모바일 시스템(4000)은 동작 전압을 공급하기 위한 파워 서플라이를 더 포함할 수 있다. 또한, 실시예에 따라서, 모바일 시스템(4000)은 응용 칩셋(application chipset), 카메라 이미지 프로세서(camera image processor, CIS) 등을 더 포함할 수 있다.
- [0091] 메모리 컨트롤러(4110)는 비휘발성 메모리(4120)에 대한 액세스 동작, 즉, 데이터 독출 동작, 데이터 기입 동작 및/또는 데이터 이전 동작을 수행할 수 있다.
- [0092] 메모리 컨트롤러(4110)는 도 1 내지 도 11을 참조하여 설명된 스토리지 컨트롤러(100)를 포함할 수 있다. 몇몇

실시예에 따라 메모리 컨트롤러(4110)는 도 2의 프로세싱 유닛(130)에서 강화학습과 관련된 동작을 수행할 수 있다. 몇몇 실시예에 따라 장치 컨트롤러(100)는 도 10 또는 도 11의 학습 프로세싱 유닛(4115)에서 강화학습과 관련된 동작을 수행할 수 있다.

- [0093] 강화 학습은 모바일 시스템(4000)의 환경 정보를 기초로 단일 레벨 셀 영역의 사이즈를 조정하여 모바일 시스템(4000)의 현재 상태에 적응적으로 단일 레벨 셀 사이즈를 동적으로 할당한다. 환경 정보는 예를 들면 모바일 시스템(4000)의 읽기, 쓰기 또는 삭제 명령의 패턴 정보, 저장 장치(4100)의 내부 상태 정보 또는 외부 정보를 포함한다.
- [0094] 몇몇 실시예에서 비휘발성 메모리(4120)는 단일 레벨 셀 영역 및 멀티 레벨 셀 영역(4125)을 포함할 수 있다.
- [0095] 저장 장치(4100)는 다양한 형태들의 패키지로 구현될 수 있다. 예를 들어, 저장 장치(4100)는 PoP(Package on Package), Ball grid arrays(BGAs), Chip scale packages(CSPs), Plastic Leaded Chip Carrier(PLCC), Plastic Dual In-Line Package(PDIP), Die in Wafer Pack, Die in Wafer Form, Chip On Board(COB), Ceramic Dual In-Line Package(CERDIP), Plastic Metric Quad Flat Pack(MQFP), Thin Quad Flatpack(TQFP), Small Outline(SOIC), Shrink Small Outline Package(SSOP), Thin Small Outline(TSOP), Thin Quad Flatpack(TQFP), System In Package(SIP), Multi Chip Package(MCP), Wafer-level Fabricated Package(WFP), Wafer-Level Processed Stack Package(WSP) 등과 같은 패키지들을 이용하여 실장될 수 있다.
- [0096] 도 14는 몇몇 실시예에 따른 UFS 시스템을 나타낸 블록도이다.
- [0097] 도 14를 참조하면, UFS 시스템(5000)은 UFS 호스트(5100)와 UFS 장치(5200)를 포함한다. UFS 호스트(5100)와 UFS 장치(5200)는 UFS 인터페이스(5300)를 통해 연결될 수 있다. UFS 시스템(5000)은 비휘발성 메모리 장치인 플래쉬 메모리(5206)를 기반으로 하고, 스마트 폰과 같은 모바일 장치에 주로 사용될 수 있다.
- [0098] UFS 호스트(5100)는 어플리케이션(5102), 장치 드라이버(5104), 호스트 컨트롤러(5106), 그리고 호스트 인터페이스(5108)를 포함할 수 있다.
- [0099] 어플리케이션(5102)은 UFS 호스트(5100)에서 실행되는 다양한 응용 프로그램들이다. 장치 드라이버(5104)는 UFS 호스트(5100)에 연결되어 사용되는 주변 장치들을 구동하기 위한 것으로, UFS 장치(5200)를 구동할 수 있다. 어플리케이션(5102)과 장치 드라이버(5104)는 소프트웨어 또는 펌웨어 등을 통해 구현될 수 있다.
- [0100] 호스트 컨트롤러(5106)는 어플리케이션(5102)과 장치 드라이버(5104)의 요청에 따라 UFS 장치(5200)로 제공될 프로토콜 또는 명령으로 생성하고, 생성된 명령을 호스트 인터페이스(5108)를 통해 UFS 장치(5200)로 제공할 수 있다. 호스트 컨트롤러(5106)는 장치 드라이버(5104)로부터 쓰기 요청을 받으면 호스트 인터페이스(5108)를 통해 UFS 장치(5200)로 쓰기 명령과 데이터를 제공하고, 읽기 요청을 받으면 호스트 인터페이스(5108)를 통해 UFS 장치(5200)로 읽기 명령을 제공하고 UFS 장치(5200)로부터 데이터를 입력받는다.
- [0101] UFS 인터페이스(5300)는 SATA(Serial Advanced Technology Attachment) 인터페이스를 이용한다. SATA 인터페이스는 기능에 따라, 물리 레이어(physical layer), 링크 레이어(link layer) 그리고 트랜스포트 레이어(transport layer)로 크게 나뉘어진다.
- [0102] 호스트 측 SATA 인터페이스(5108)는 송신기와 수신기를 포함하고, UFS 장치 측 SATA 인터페이스(5201)는 수신기와 송신기를 포함한다. 송신기들과 수신기들은 SATA 인터페이스의 물리 레이어에 해당한다. 호스트 측 SATA 인터페이스(5108)의 송신부는 UFS 장치 측 SATA 인터페이스(5201)의 수신부와 서로 연결되고, UFS 장치 측 SATA 인터페이스(5201)의 송신부는 호스트 측 SATA 인터페이스(5108)의 수신부와 서로 연결된다.
- [0103] UFS 장치(5200)는 장치 인터페이스(5201)를 통하여 UFS 호스트(5100)와 연결될 수 있다. 호스트 인터페이스(5108)와 장치 인터페이스(5201)는 데이터나 신호를 주고받기 위한 데이터 라인과 전원을 제공하기 위한 전원 라인을 통하여 연결될 수 있다.
- [0104] UFS 장치(5200)는 장치 컨트롤러(5202), 버퍼 메모리(5204), 그리고 비휘발성 메모리 장치(5206)를 포함할 수 있다. 장치 컨트롤러(5202)는 비휘발성 메모리 장치(5206)의 쓰기, 읽기, 소거 등과 같은 전반적인 동작을 제어할 수 있다. 장치 컨트롤러(5202)는 어드레스와 데이터 버스를 통하여 버퍼 메모리(5204) 또는 비휘발성 메모리 장치(5206)와 데이터를 주고 받을 수 있다. 장치 컨트롤러(5202)는 중앙 처리 장치(CPU), 장치 DMA(Direct Memory Access), 플래쉬 DMA, 명령 관리자, 버퍼 관리자, 플래쉬 변환 계층(Flash Translation Layer: FTL), 플래쉬 관리자 등을 포함할 수 있다.

- [0105] UFS 장치(5200)는 UFS 호스트(5100)로부터 수신된 명령을 장치 인터페이스(5201)를 통하여 장치 DMA와 명령 관리자로 제공하고, 명령 관리자는 버퍼 관리자를 통해 데이터를 입력 받을 수 있도록 버퍼 메모리(5204)를 할당하고 데이터 전송 준비가 완료되면 UFS 호스트(5100)로 응답 신호를 보낼 수 있다.
- [0106] UFS 호스트(5100)는 응답 신호에 대응하여 데이터를 UFS 장치(5200)로 전송할 수 있다. UFS 장치(5200)는 전송된 데이터를 장치 DMA와 버퍼 관리자를 통해 버퍼 메모리(5204)에 저장할 수 있다. 버퍼 메모리(5204)에 저장된 데이터는 플래시 DMA를 통해 플래시 관리자로 제공되고, 플래시 관리자는 플래시 변환 계층(FTL)의 어드레스 맵핑 정보를 참조하여 비휘발성 메모리 장치(5206)의 선택된 주소에 데이터를 저장할 수 있다.
- [0107] UFS 장치(5200)는 UFS 호스트(5100)의 명령에 필요한 데이터 전송과 프로그램이 완료되면, 장치 인터페이스(5201)를 통해 UFS 호스트(5100)로 응답 신호를 보내고 명령 완료를 알릴 수 있다. UFS 호스트(5100)는 응답 신호를 전달받은 명령에 대한 완료 여부를 장치 드라이버(5104)와 어플리케이션(5102)에 알려주고, 해당 명령을 종료할 수 있다.
- [0108] UFS 시스템(2400) 내 장치 컨트롤러(5202)는 도 1 내지 도 11을 참조하여 설명된 스토리지 컨트롤러(100)를 포함할 수 있다. 몇몇 실시예에 따라 장치 컨트롤러(5202)는 도 2의 프로세싱 유닛(130)에서 강화학습과 관련된 동작을 수행할 수 있다. 몇몇 실시예에 따라 장치 컨트롤러(100)는 도 10 또는 도 11의 학습 프로세싱 유닛(5400)에서 강화학습과 관련된 동작을 수행할 수 있다.
- [0109] 강화 학습은 UFS 시스템(2400)의 환경 정보를 기초로 단일 레벨 셀 영역의 사이즈를 조정하여 UFS 시스템(2400)의 현재 상태에 적응적으로 단일 레벨 셀 사이즈를 동적으로 할당한다. 환경 정보는 예를 들면 UFS 호스트(5100)의 읽기,쓰기 또는 삭제 동작의 패턴 정보, UFS 장치(5200)의 내부 상태 정보 또는 외부 정보를 포함한다.
- [0110] 몇몇 실시예에서 비휘발성 메모리 장치(5206)는 단일 레벨 셀 영역 및 멀티 레벨 셀 영역(5250)을 포함할 수 있다.
- [0111] 몇몇 실시예에 따라 버퍼 메모리(5204)는 도 2의 레지스터(140)를 포함할 수 있다. 몇몇 실시예에 따라 버퍼 메모리(5204)는 도 2의 메모리(130)를 포함할 수 있다.
- [0112] 도 15는 몇몇 실시예들에 따른 솔리드 스테이트 스토리지 장치를 나타낸 블록도이다.
- [0113] 도 15를 참고하면, SSD 시스템(6000)은 호스트(6100)와 SSD(6200)를 포함한다. SSD(6200)는 신호 커넥터를 통해 호스트(6100)와 신호(SIG)를 주고 받고, 전원 커넥터를 통해 전원(PWR)을 입력받는다. SSD(6200)는 SSD 컨트롤러(6210), 복수의 플래시 메모리들(6230, 6240,6250), 보조 전원 장치(6220)를 포함한다.
- [0114] SSD 컨트롤러(6210)는 호스트(6100)로부터 수신된 신호(SIG)에 응답하여 복수의 비휘발성 메모리들(6230, 6240,6250)을 제어할 수 있다. 예시적으로, SSD 컨트롤러(6210) 및 비휘발성 메모리들(6230, 6240,6250)은 도 1 내지 도 12를 참조하여 설명된 스토리지 컨트롤러(100)와 비휘발성 메모리(200)를 포함할 수 있다.
- [0115] 복수의 비휘발성 메모리들(6230, 6240,6250) 중 적어도 하나의 비휘발성 메모리는 단일 레벨 셀 영역과 멀티 레벨 셀 영역을 포함할 수 있다(6235).
- [0116] 몇몇 실시예에 따라 SSD 컨트롤러(6210)는 학습 프로세싱 유닛(6300)을 포함할 수 있다. 학습 프로세싱 유닛(6300)은 SSD 시스템(6000)의 환경 정보를 기초로 단일 레벨 셀 영역의 사이즈에 대한 강화학습을 수행할 수 있다. 학습 프로세싱 유닛(6300)은 호스트(6100)로부터 수신되는 쓰기 데이터가 단일 레벨 셀 영역 이상의 사이즈로 수신될 때마다, 강화 학습을 수행한다.
- [0117] 몇몇 실시예에 따라 SSD 컨트롤러(6210)는 별도의 학습 프로세싱 유닛이 아닌, 도 2에 도시된 프로세싱 유닛(120)에서 강화 학습을 수행할 수도 있다.
- [0118] 보조 전원 장치(6220)는 전원 커넥터를 통해 호스트(6100)와 연결된다. 보조 전원 장치(6220)는 호스트(6100)로부터 전원(PWR)을 입력 받고, 충전할 수 있다. 보조 전원 장치(6220)는 호스트(6100)로부터의 전원 공급이 원활하지 않을 경우, SSD 시스템(6000)의 전원을 제공할 수 있다. 예시적으로, 보조 전원 장치(6220)는 SSD(6200) 내부에 위치할 수도 있고, SSD(6200) 외부에 위치할 수도 있다. 예를 들면, 보조 전원 장치(6220)는 SSD 시스템(6000)의 메인 보드에 위치하며 SSD(6200)에 보조 전원을 제공할 수 있다.
- [0119] SSD(6200)는 서든 파워 오프시 보조 전원 장치(6220)에 충전된 전원을 이용하여 플래시 메모리들(6230, 6240,

6250)에 대한 액세스 동작을 수행할 수 있다.

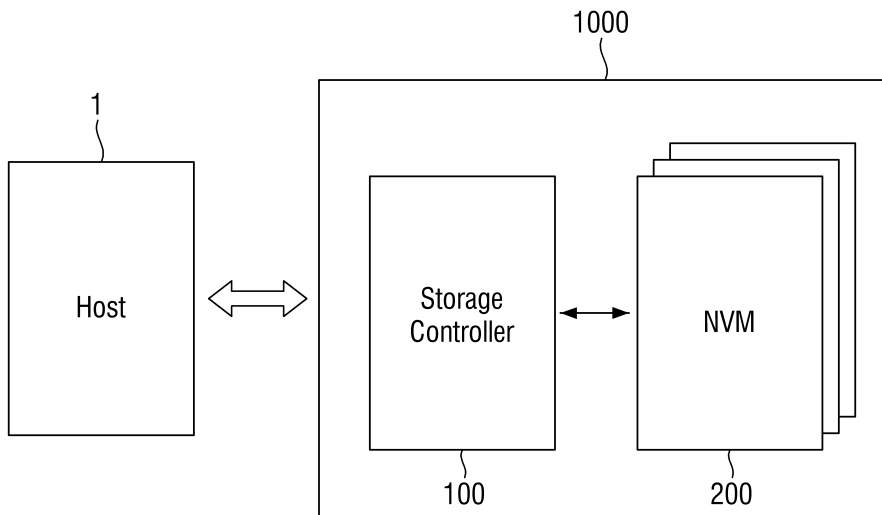
[0120] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였으나, 본 발명은 상기 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 제조될 수 있으며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

**부호의 설명**

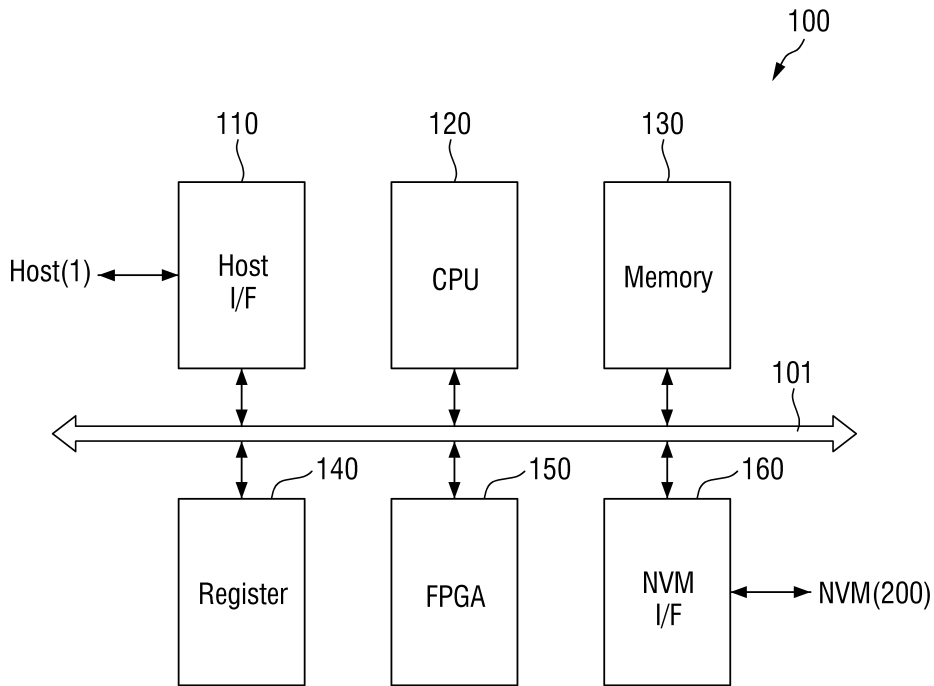
- [0121] 1: 호스트   100: 스토리지 컨트롤러
- 200: 비휘발성 메모리                         1000: 스토리지 장치

**도면**

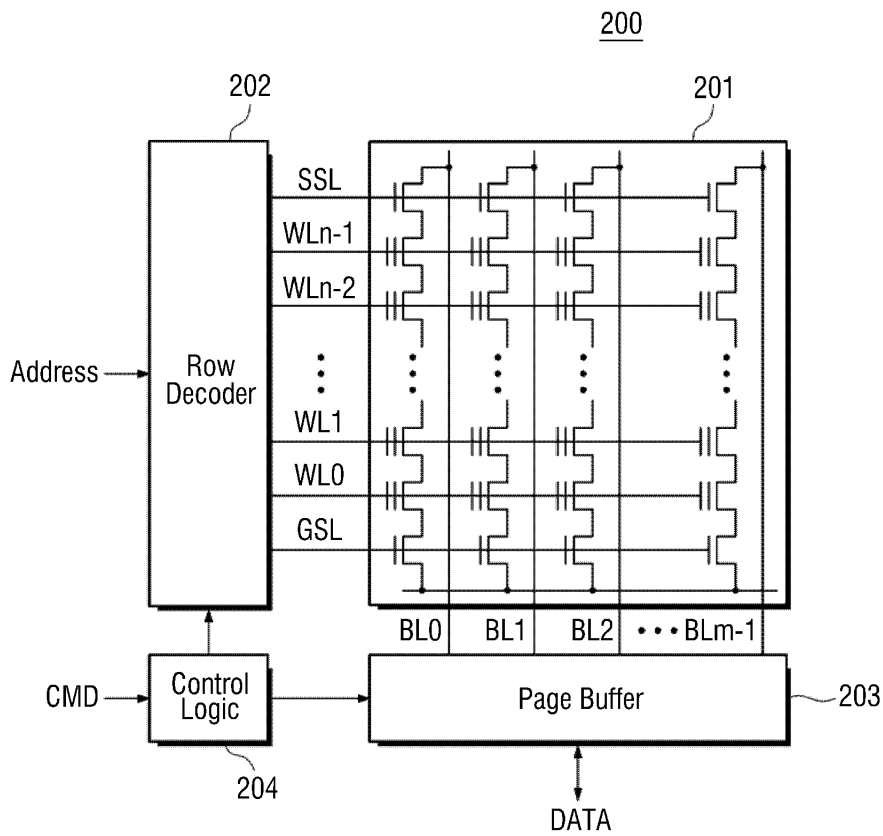
**도면1**



도면2

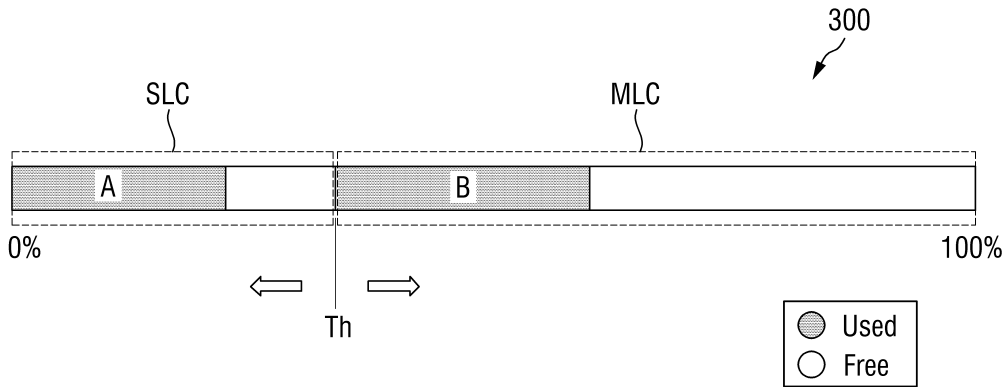


도면3

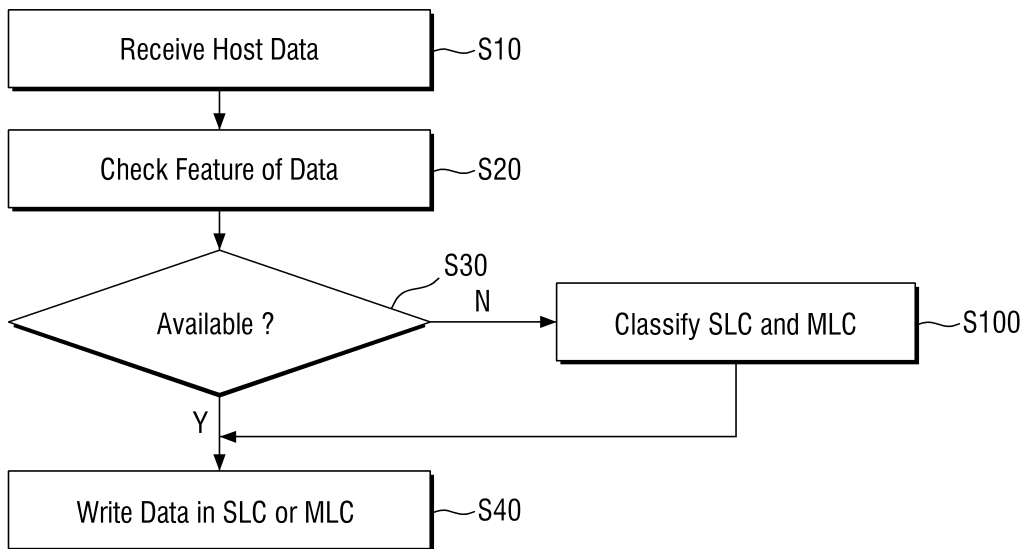




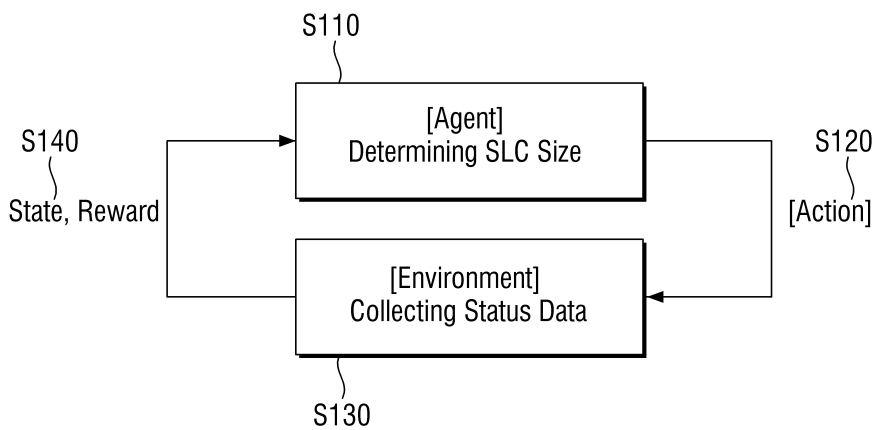
도면4



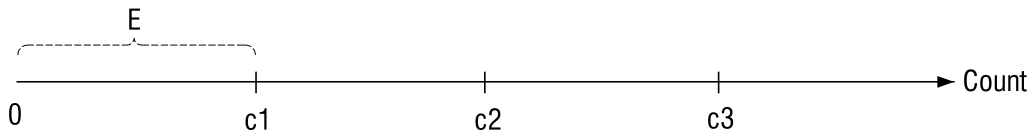
도면5



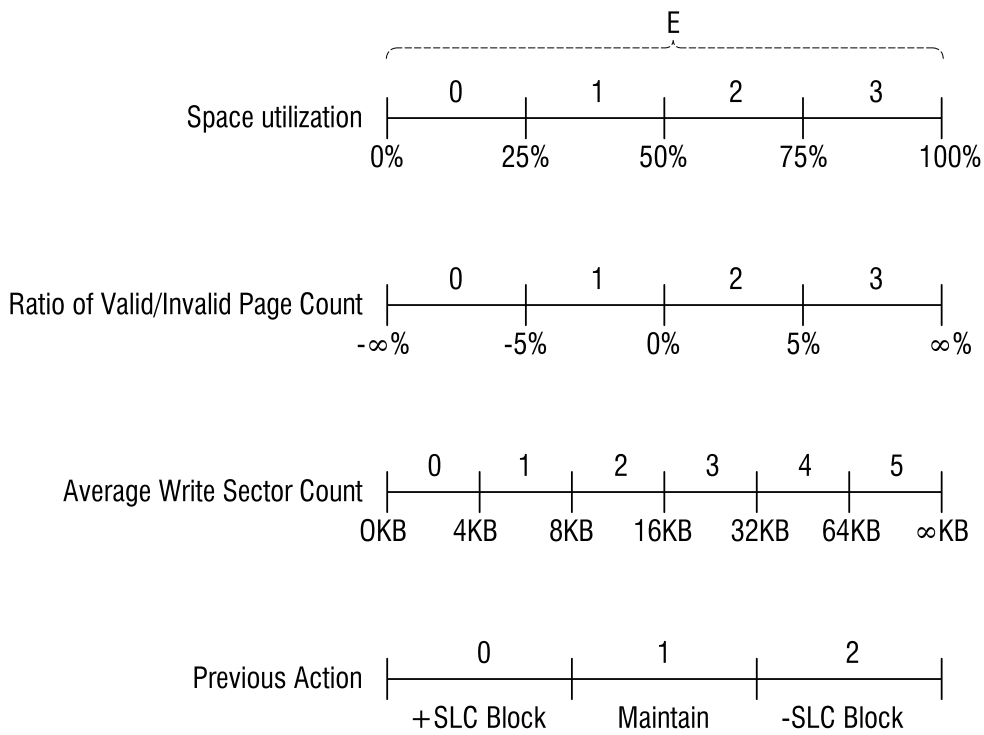
도면6



도면7



도면8



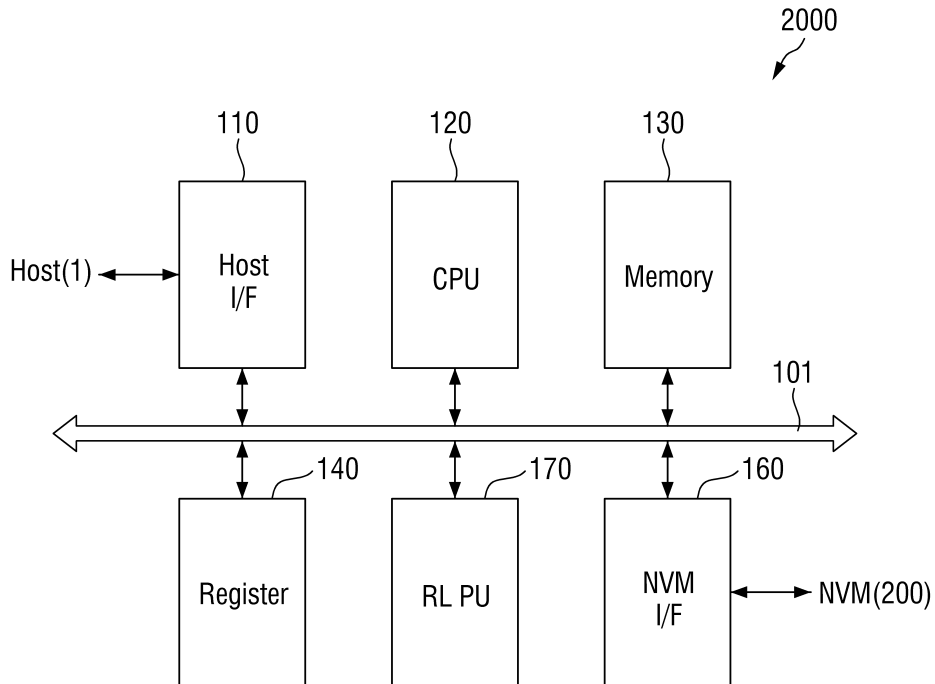
도면9

**Q-Table**

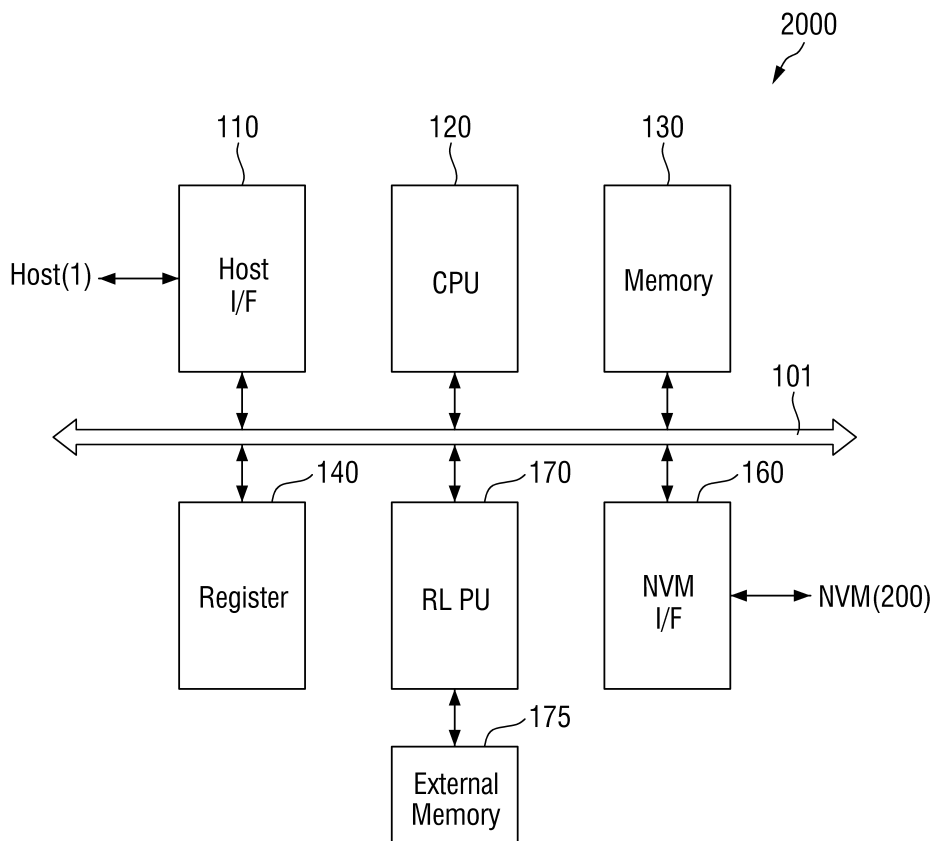
[0]	[1]	[2]	[3]	[4]	[5]	[6]	[7]
[8]	[9]	[10]	[11]	[12]	[13]	[14]	[15]
...							
[272]	[273]	[274]	[275]	[276]	[277]	[278]	[279]
[280]	[281]	[282]	[283]	[284]	[285]	[286]	[287]

{ [0]: 0.36 // +SLC Block  
 [1]: 1.04 // Maintain  
 [2]: -0.32 //-SLC Block

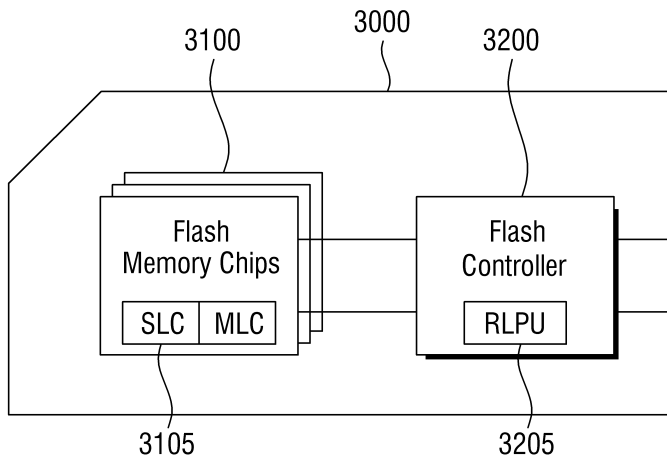
도면10



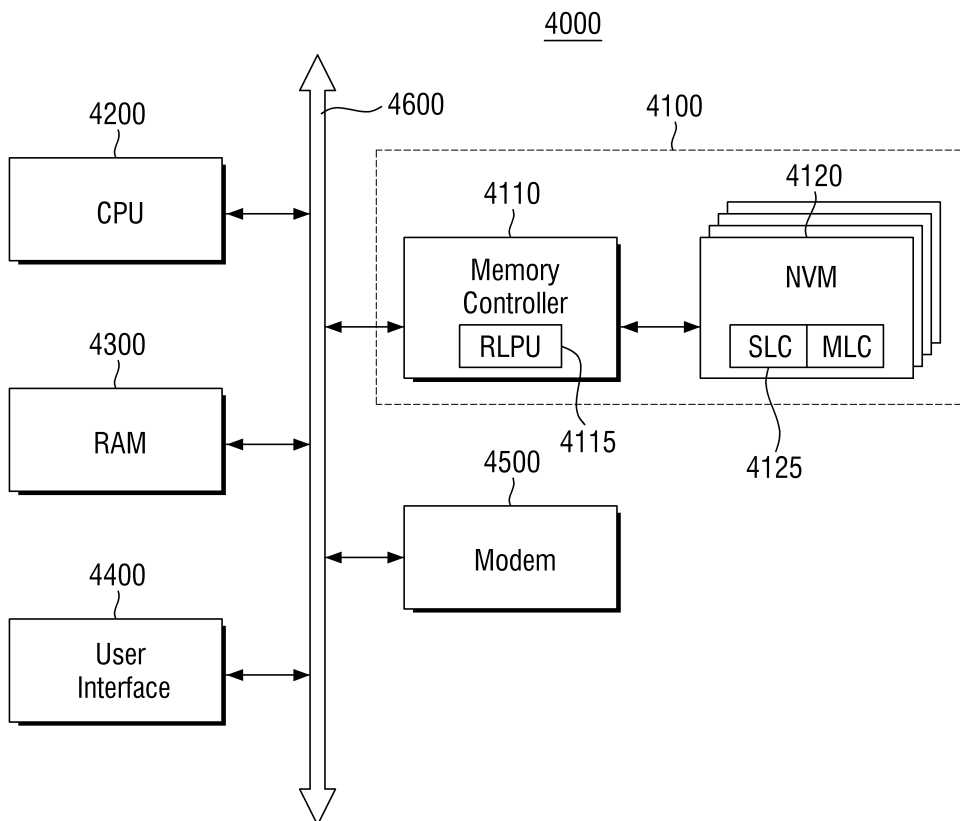
도면11



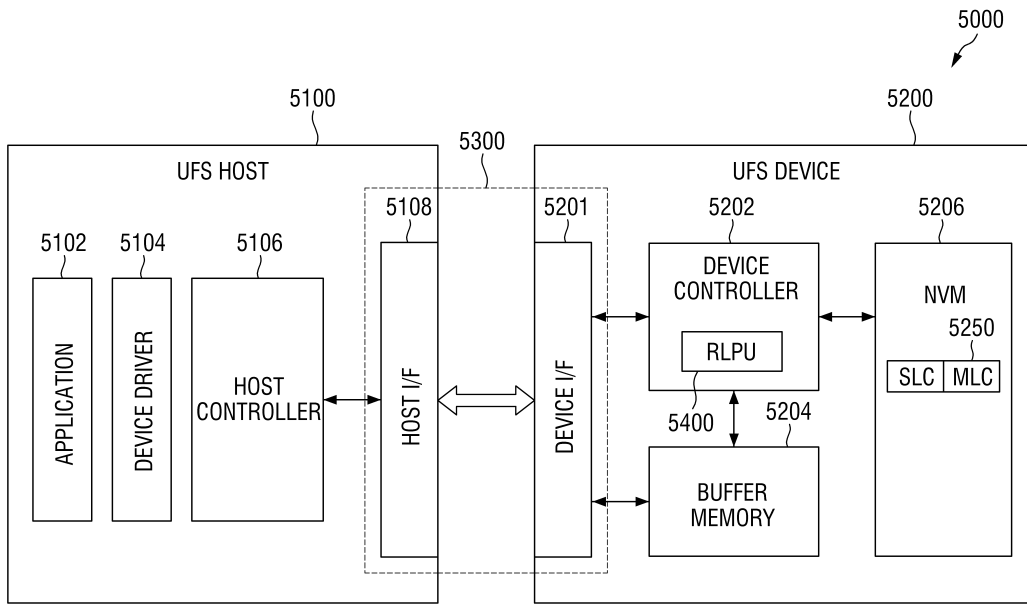
도면12



도면13



도면14



도면15

